

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-110343

(43)Date of publication of application : 12.04.2002

(51)Int.Cl.

H05B 33/04  
G02F 1/13  
G02F 1/1339  
G02F 1/1345  
G02F 1/1368  
G09F 9/00  
G09F 9/30  
G09F 9/35  
H05B 33/14  
H05B 33/26

(21)Application number : 2001-220774

(71)Applicant : SEMICONDUCTOR ENERGY LAB CO LTD

(22)Date of filing : 23.07.2001

(72)Inventor : YAMAZAKI SHUNPEI  
KOYAMA JUN  
OSAME MITSUAKI  
INUKAI KAZUTAKA

(30)Priority

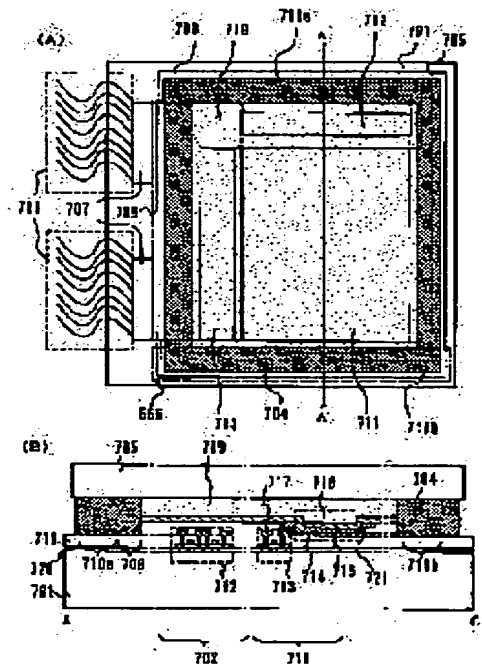
Priority number : 2000223488 Priority date : 25.07.2000 Priority country : JP

## (54) DISPLAY DEVICE.

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To make small the display device by reducing the area where the seal member part, the picture element part and the wiring part around the driving circuit occupy in the display device, when the seal member is formed surrounding the picture element part and the driving circuit on the picture element substrate and the EL element is sealed by pasting the covering member.

**SOLUTION:** A wiring is formed at the portion that is covered by the seal member on the picture element substrate. In this case, the width of the wire of this wiring established so that the seal member at the upper part of the wiring may be sufficiently exposed to the ultraviolet rays when the ultraviolet rays are irradiated on the seal member through the wiring. Instead of using a wiring of a large width, a wiring with a form connected in parallel of plural wires of small width is used. Hence, the area where the picture element part and the wiring and seal member part around the driving circuit occupy in the display device is reduced and the display device is made small in size.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] It has a substrate, covering material, and a sealant. On said substrate Two or more pixels, It has a drive circuit for inputting a signal into said two or more pixels, and said two or more pixels have an EL element, respectively. Said covering material Have protection-from-light nature, and said sealant has the ingredient hardened by ultraviolet rays, and surrounds said two or more pixels and said drive circuit. In the display which has arranged said sealant, was made to stick said covering material and said substrate on both sides of said sealant on said substrate, and sealed said EL element It is the display t 721. Here, they are an interlayer insulation film 716, the EL layer 715, an insulator layer 717, a counterelectrode 718, a filler 719, and gate dielectric film 720. In addition, the interlayer insulatiocterized by being in contact with the inorganic film with which said sealant was formed on said substrate in claim 1.

[Claim 3] It has the 1st substrate, the 2nd substrate, and a sealant, and has a drive circuit for inputting a signal into two or more pixels and said two or more pixels on said 1st substrate. Said 2nd substrate Have protection-from-light nature, and said sealant has the ingredient hardened by ultraviolet rays, and surrounds said two or more pixels and said drive circuit. On said 1st substrate, a sealant is arranged and said the 2nd substrate and said 1st substrate are stuck on both sides of said sealant. Said 1st substrate, It is the display which the 1st wiring is formed between said sealant and said 1st substrate in the display which enclosed liquid crystal with the field surrounded by said 2nd substrate and said sealant, and is characterized by said 1st wiring having two or more 2nd wiring connected to juxtaposition.

[Claim 4] It is the display characterized by being in contact with the inorganic film with which said sealant was formed on said 1st substrate in claim 3.

[Claim 5] the ratio of the spacing S of two or more 2nd wiring connected to the width of face L of two or more 2nd wiring connected to said juxtaposition, and said juxtaposition in any 1 term of claim 1 thru/or claim 4 -- the display with which last shipment is characterized by taking the value of 0.7-1.5.

[Claim 6] The width of face L of two or more 2nd wiring connected to said juxtaposition in any 1 term of claim 1 thru/or claim 5 is a display characterized by taking the value of 100 micrometers - 200 micrometers, and the spacing S of two or more 2nd wiring connected to said juxtaposition taking the value of 50 micrometers - 150 micrometers.

[Claim 7] It is the display characterized by being formed by the same matter as the matter which constitutes the source wiring and drain wiring of TFT in which two or more of said pixels and said drive circuits have said 1st wiring in any 1 term of claim 1 thru/or claim 6.

[Claim 8] The anode rays which supply a current on a substrate at said EL element in the display with which it has two or more pixel and two or more external input terminals, and said two or more pixels have an EL element are displays characterized by connecting with said two or more external input terminals.

[Claim 9] The cathode rays which pull out a current from said EL element in the display with which it has two or more pixel and two or more external input terminals on a substrate, and said two or more pixels have an EL element are displays characterized by connecting with said two or more external input terminals.

[Claim 10] It is the display which at least one external input terminal has near the end of said substrate among said two or more external input terminals in claim 8 or claim 9, and is characterized by the end of said substrate having other external input terminals near a different end of said substrate.

[Claim 11] It is the display characterized by connecting at least one of said two or more external input terminals to the 1st FPC substrate, and connecting others to the 2nd FPC substrate in any 1 term of claim 8 thru/or claim 10.

[Claim 12] The display characterized by being separated from the die length of the long side of said substrate of the distance between said two or more external input terminals 1/2 or more in any 1 term of claim 8 thru/or claim 11.

[Claim 13] Are the display which has the 1st wiring by which it was formed on the substrate and said substrate and two or more pixels, the covering material which has protection-from-light nature, and a sealant, and two or more pixels formed on said substrate It is the display which it is sealed by said sealant and said covering material, said 1st wiring is covered with said sealant, and said sealant has the ingredient hardened by ultraviolet rays, and is characterized by said 1st wiring having two or more 2nd wiring connected to juxtaposition.

[Claim 14] Are the display which has the 1st wiring by which it was formed on the substrate and said substrate and two or more pixels, the covering material which has protection-from-light nature, and a sealant, and two or more pixels formed on said substrate It is sealed by said sealant and said covering material, and said two or more pixels have the EL element, respectively. It is the display which said 1st wiring is covered with said sealant, and said sealant has the ingredient hardened by ultraviolet rays, and is characterized by said 1st wiring having two or more 2nd wiring connected to juxtaposition.

[Claim 15] The 1st wiring by which it was formed on the substrate and said substrate and two or more pixels, and the covering material which has protection-from-light nature, Are the display which has a sealant and liquid crystal and two or more pixels formed on said substrate, and said liquid crystal It is the display which it is sealed by said sealant and said covering material, said 1st wiring is covered with said sealant, and said sealant has the ingredient hardened by ultraviolet rays, and is characterized by said 1st wiring having two or more 2nd wiring connected to juxtaposition.

[Claim 16] The video camera characterized by using said indicating equipment of a publication for any 1 term of claim 1 thru/or claim 15.

[Claim 17] Picture reproducer characterized by using said display of a publication for any 1 term of claim 1 thru/or claim 15.

[Claim 18] The head mount display characterized by using said indicating equipment of a publication for any 1 term of claim 1 thru/or claim 15.

[Claim 19] The cellular phone characterized by using said display of a publication for any 1 term of claim 1 thru/or claim 15.

[Claim 20] The Personal Digital Assistant characterized by using said display of a publication for any 1 term of claim 1 thru/or claim 15.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the display which has closure structure. Especially, it is related with the active-matrix mold display using a semiconductor device (component using a semiconductor thin film). Moreover, it is related with the electronic equipment which used the active-matrix mold display for the display.

[0002]

[Description of the Prior Art] In recent years, electro-optic devices, such as EL display with an EL element, attract attention as a flat mold display.

[0003] Although the EL element has the structure where EL layer was pinched between the electrodes (an anode plate and cathode) of a pair, EL layer usually has a laminated structure. Typically, the laminated structure "the electron hole transportation layer / luminous layer / electronic transportation layer" which Tang and others of KODAKKU Eastman Company proposed is mentioned. This structure has very high luminous efficiency, and most EL displays with which current and researches and developments are furthered have adopted this structure.

[0004] Moreover, otherwise, the structure which carries out a laminating to the order of a hole-injection layer / electron hole transportation layer / luminous layer / electronic transportation layer or a hole-injection layer / an electron hole transportation layer / luminous layer / electronic transportation layer / electron injection layer on an anode plate is sufficient. Fluorescence coloring matter etc. may be doped to a luminous layer.

[0005] All the layers prepared between cathode and an anode plate in this specification are generically called EL layer. Therefore, all of the hole-injection layer mentioned above, an electron hole transportation layer, a luminous layer, an electronic transportation layer, an electron injection layer, etc. are contained in EL layer.

[0006] And a predetermined electrical potential difference is applied to EL layer which becomes with the above-mentioned structure from the electrode of a pair, and thereby, in a luminous layer, the recombination of a carrier happens and light is emitted. In addition, if an EL element drives that an EL element emits light in this specification, it will be called. Moreover, in this specification, the light emitting device formed in an anode plate, EL layer, and cathode is called an EL element.

[0007] In addition, in this specification, although an EL element uses luminescence (phosphorescence) from a triplet exciton, it shall indicate both to be the things using luminescence (fluorescence) from a singlet exciton.

[0008] A active-matrix mold is mentioned as a configuration of EL indicating equipment.

[0009] The example of the configuration of the pixel section of a active-matrix mold EL display is shown in drawing 9 . In the active-matrix mold EL indicating equipment, each pixel has the thin film transistor (it is hereafter written as TFT). The gate signal line (G1-Gy) which inputs a selection signal from a gate signal line drive circuit is connected to the gate electrode of TFT901 for switching which each pixel has. Moreover, the source field and drain field of TFT901 for switching which each pixel has are connected to one electrode of the capacitor 903 which the gate electrode and each pixel of TFT902 for EL drive have [ another side ] at the source signal line (S1-Sx) into which one side inputs a signal from a source signal-line drive circuit. Another electrode of a capacitor 903 is connected to the current supply line (V1-Vx). One side of the source field of TFT902 for EL drive and a drain field which each pixel has is connected to EL element 904 to which each pixel has another side on a current supply line (V1-Vx).

[0010] If the gate signal line G1 is chosen by the gate signal line drive circuit and a signal is inputted, the switching TFT901 connected to the gate signal line G1 will be turned on. Here, if a signal is inputted into the source signal lines S1-Sx from a source signal-line drive circuit, in the pixel as which the signal

was inputted, TFT902 for EL drive is turned on, from a current supply line (V1-Vx), a current will flow to EL element 904 and EL element 904 will emit light. This actuation is repeated about all the gate signal lines G1-Gy, and an image is displayed.

[0011] EL element 904 has EL layer prepared between an anode plate, cathode, and an anode plate and cathode. When the anode plate of EL element 904 has connected with the source field of TFT902 for EL drive, or a drain field, the anode plate of EL element 904 turns into a pixel electrode, and cathode turns into a counterelectrode. On the contrary, when the cathode of EL element 904 has connected with the source field of TFT902 for EL drive, or a drain field, the cathode of EL element 904 turns into a pixel electrode, and an anode plate turns into a counterelectrode.

[0012] In addition, in this specification, the potential of a counterelectrode is called opposite potential. In addition, the power source which gives opposite potential to a counterelectrode is called an opposite power source. The potential difference of the potential of a pixel electrode and the potential of a counterelectrode is EL driver voltage, and this EL driver voltage is impressed to EL layer.

[0013] Here, an organic electroluminescence layer has the problem of deteriorating, by moisture or oxygen. After forming EL layer for the reason, it is common to close with ultraviolet-rays hardening resin in nitrogen-gas-atmosphere mind, without taking out into atmospheric air. The example of the closure of EL display is shown in drawing 4 .

[0014] The plan of EL display is shown in drawing 4 (A). On the insulating substrate 41 which has the pixel section 402 which has an EL element, the gate signal line drive circuit 403, and the source signal-line drive circuit 404, a sealant 401 is formed so that the pixel section 402, the gate signal line drive circuit 403, and the source signal-line drive circuit 404 may be surrounded. Under the present circumstances, opening (not shown) is prepared as an inlet for pouring in a filler 43 behind. A spacer (not shown) is sprinkled after that and the covering material 42 is stuck. After stiffening a sealant 401 by UV irradiation, a filler 43 is poured into the field surrounded by the covering material 42 and the sealant 401, and an inlet is closed for a filler 43 with a sealing agent (not shown).

[0015] The sectional view of A-A' of drawing 4 (A) is shown in drawing 4 (B).

[0016] In addition, in order to simplify explanation here, only TFT414 for EL drive and EL element 417 which constitute TFT413 and the pixel section 402 which constitute the gate signal line drive circuit 403 are shown. An insulating substrate 41 will be called a pixel substrate. EL element 417 is constituted by the pixel electrode 407, the EL layer 416, and the counterelectrode 408. The covering material 42 is attached by the sealant 401 and the filler 43 is enclosed between the pixel substrate 41 and the covering material 42. The hygroscopic matter (not shown) is added by the filler 43. Thus, degradation of EL element 417 by moisture is prevented.

[0017] Here, 406 is gate dielectric film of TFT413 and TFT414 for EL drive, and 415 is an interlayer insulation film.

[0018] In addition, the signal inputted into the pixel section 402, the gate signal line drive circuit 403, and the source signal-line drive circuit 404 is inputted through wiring 412 (412a-412c) from the FPC (flexible print circuit) substrate 410 (refer to drawing 4 (A)). here -- wiring 412 -- between the pixel substrate 41 and sealants 401 -- \*\* -- each drive circuit is connected with the FPC substrate 410 later on. In addition, the FPC substrate 410 is connected with wiring 412 by the anisotropy conductivity film (not shown) in the external input terminal 409.

[0019]

[Problem(s) to be Solved by the Invention] In EL indicating equipment, in order to prevent degradation of an EL element, it is necessary using a sealant to close a lamination EL element for a pixel substrate and covering material.

[0020] Here, the part of a sealant, each drive circuit part, etc. are parts which do not display an image unlike the pixel section. In the conventional display, to the display screen, the rate that the part which does not display this image occupies was large, and when a display was miniaturized, it had become a problem.

[0021] Then, let it be a technical problem to make small area of parts other than the pixel section in a display.

[0022]

[Means for Solving the Problem] Wiring is formed in the part covered by the sealant on a pixel substrate. In addition, when ultraviolet rays are irradiated through this wiring at a sealant, the sealant of the wiring upper part sets the line breadth of this wiring as the appearance enough exposed by ultraviolet rays.

[0023] Thereby, within a display, the area which wiring of the pixel section and drive circuit section circumference and a sealant occupy can be reduced, and a display can be miniaturized.

[0024] The configuration of this invention is shown below.

[0025] By this invention, it has a substrate, covering material, and a sealant. On said substrate Two or more pixels, It has a drive circuit for inputting a signal into said two or more pixels, and said two or more pixels have an EL element, respectively. Said covering material Have protection-from-light nature, and said sealant has the ingredient hardened by ultraviolet rays, and surrounds said two or more pixels and said drive circuit. In the display which has arranged said sealant, was made to stick said covering material and said substrate on both sides of said sealant on said substrate, and sealed said EL element The 1st wiring is formed between said sealant and said substrate, and the display characterized by said 1st wiring having two or more 2nd wiring connected to juxtaposition is offered.

[0026] The part which touches said sealant on said substrate may be a display characterized by being formed with mineral matter.

[0027] By this invention, it has the 1st substrate, the 2nd substrate, and a sealant. On said 1st substrate Two or more pixels, It has a drive circuit for inputting a signal into said two or more pixels. Said 2nd substrate Have protection-from-light nature, and said sealant has the ingredient hardened by ultraviolet rays, and surrounds said two or more pixels and said drive circuit. On said 1st substrate, a sealant is arranged and said the 2nd substrate and said 1st substrate are stuck on both sides of said sealant. Said 1st substrate, In the display which enclosed liquid crystal with the field surrounded by said 2nd substrate and said sealant The 1st wiring is formed between said sealant and said 1st substrate, and the display characterized by said 1st wiring having two or more 2nd wiring connected to juxtaposition is offered.

[0028] The part which touches said sealant on said 1st substrate may be a display characterized by being formed with mineral matter.

[0029] the ratio of the spacing S of two or more 2nd wiring connected to the width of face L of two or more 2nd wiring connected to said juxtaposition, and said juxtaposition -- last shipment may be the display characterized by taking the value of 0.7-1.5.

[0030] The width of face L of two or more 2nd wiring connected to said juxtaposition may be a display characterized by taking the value of 100 micrometers - 200 micrometers, and the spacing S of two or more 2nd wiring connected to said juxtaposition taking the value of 50 micrometers - 150 micrometers.

[0031] Said wiring may be a display characterized by being formed by the same matter as the matter which constitutes the source wiring and drain wiring of TFT which two or more of said pixels and said drive circuits have.

[0032] The display characterized by connecting to said two or more external input terminals the anode rays which supply a current on a substrate by this invention at said EL element in the display with which it has two or more pixel and two or more external input terminals, and said two or more pixels have an EL element is offered.

[0033] The display characterized by connecting to said two or more external input terminals the cathode rays which pull out a current from said EL element by this invention in the display with which it has two or more pixel and two or more external input terminals on a substrate, and said two or more pixels have an EL element is offered.

[0034] There may be at least one external input terminal near the end of said substrate among said two or more external input terminals, and you may be the display with which other external input terminals

are characterized by the end of said substrate being near a different end of said substrate.

[0035] You may be the display characterized by connecting at least one of said two or more external input terminals to the 1st FPC substrate, and connecting others to the 2nd FPC substrate.

[0036] The distance between said two or more external input terminals may be the display characterized by being separated from the die length of the long side of said substrate 1/2 or more.

[0037] The 1st wiring and two or more pixels which were formed on the substrate and said substrate of this invention, Are the display which has the covering material which has protection-from-light nature, and a sealant, and two or more pixels formed on said substrate It is sealed by said sealant and said covering material, and said 1st wiring is covered with said sealant. Said sealant has the ingredient hardened by ultraviolet rays, and the display characterized by said 1st wiring having two or more 2nd wiring connected to juxtaposition is offered.

[0038] The 1st wiring and two or more pixels which were formed on the substrate and said substrate of this invention, Are the display which has the covering material which has protection-from-light nature, and a sealant, and two or more pixels formed on said substrate It is sealed by said sealant and said covering material, and said two or more pixels have the EL element, respectively. Said 1st wiring is covered with said sealant, said sealant has the ingredient hardened by ultraviolet rays, and the display characterized by said 1st wiring having two or more 2nd wiring connected to juxtaposition is offered.

[0039] The 1st wiring and two or more pixels which were formed on the substrate and said substrate of this invention, Are the display which has the covering material which has protection-from-light nature, a sealant, and liquid crystal, and two or more pixels formed on said substrate, and said liquid crystal It is sealed by said sealant and said covering material, and said 1st wiring is covered with said sealant. Said sealant has the ingredient hardened by ultraviolet rays, and the display characterized by said 1st wiring having two or more 2nd wiring connected to juxtaposition is offered.

[0040] You may be the video camera characterized by using said indicating equipment, picture reproducer, a head mount display, a cellular phone, and a Personal Digital Assistant.

[0041]

[Embodiment of the Invention] The gestalt of operation of this invention is explained using drawing 1 R> 1.

[0042] EL display which formed wiring in the part covered by the sealant on a pixel substrate is explained. In addition, on these specifications, the part covered by the sealant on a pixel substrate is made to call it a closure field.

[0043] The plan of EL display of this invention is shown in drawing 1 (A). The pixel section 711 and the gate signal line drive circuit 702, and the source signal-line drive circuit 703 are formed on the pixel substrate 701. The surroundings of this are surrounded, a sealant 704 is formed and the covering material 705 is stuck. The FPC substrate 706 is connected by the external input terminal 707 on the pixel substrate 701. Wiring 708 shows two or more wiring of a signal line, a power-source line, etc. which transmit the signal from the FPC substrate 706 to reception and the gate signal line drive circuit 702 in the external input terminal 707. Wiring 709 shows two or more wiring of a signal line, a power-source line, etc. which transmit the signal from the FPC substrate 706 to reception and the source signal-line drive circuit 703 in the external input terminal 707. Wiring 710 (wiring 710a and wiring 710b) shows two or more wiring of the power-source line which transmits the signal from the FPC substrate 706 to reception and the pixel section 711 in the external input terminal 707. Here, wiring 708-710 is formed in the closure field.

[0044] Drawing 1 (B) is the sectional view having shown the part of A-A' of drawing 1 (A).

[0045] In addition, in order to simplify explanation here, only TFT713 for EL drive is shown as a component which constitutes TFT712 and the pixel section 711 as a component which constitutes the gate signal line drive circuit 702. It connects with the pixel electrode 714 of EL element 721, and either the source field of TFT713 for EL drive or a drain field controls the current inputted into EL element 721. It is here and, for EL layer and 717, as for a counterelectrode and 719, an insulator layer and 718

are [ 716 / an interlayer insulation film and 715 / a filler and 720 ] gate dielectric film. In addition, the interlayer insulation film 716 shall be formed with mineral matter here.

[0046] Wiring 708, wiring 710a, and wiring 710b are formed using the matter which constitutes the source wiring of TFT712 and TFT713 for EL drive, and drain wiring, and the same matter.

[0047] In addition, since it is formed like wiring 708, wiring 710a, and wiring 710b about wiring 709 among wiring 708–710, explanation is omitted.

[0048] Here, the ingredient hardened by ultraviolet rays as a sealant 704 is used in many cases.

Moreover, the ingredient which has protection-from-light nature as covering material 705 is used in many cases. Therefore, even if it carries out UV irradiation from the covering material 705 side, a sealant 704 cannot be exposed, and a sealant 704 cannot be stiffened. Then, it is necessary to carry out UV irradiation through wiring 708, wiring 710a, and wiring 710b, and to make a sealant 704 expose from the pixel substrate 701 side.

[0049] Here, narrow wiring of width of face is comparatively used for a video signal line, a pulse line, etc. among wiring 708, wiring 710a, and wiring 710b. The electrical potential difference inputted into the power-source line of a power-source line, a source signal-line drive circuit, or a gate signal line drive circuit which supplies a current to the current supply line of the pixel section on the other hand is large compared with the electrical potential difference inputted into a video signal line or a pulse line. Therefore, large wiring of width of face needs to be used for these power-source lines as compared with a video signal line or a pulse line.

[0050] However, if large wiring of width of face is used, ultraviolet rays will not fully be irradiated by the sealant part which became the shade of wiring when ultraviolet rays were irradiated through wiring. Then, a sealant may not fully harden.

[0051] So, the configuration of the following wiring was considered by this invention. The mimetic diagram is shown in drawing 3 (A). In addition, drawing 3 R> 3 (A) is equivalent to some [ 666 ] enlarged drawings of the closure field of drawing 1 .

[0052] In drawing 3 (A), a certain one power-source line 777 is observed among wiring (1st wiring) 710b. The power-source line 777 is formed by connecting wiring (2nd wiring) A1–A6 to juxtaposition. Here, the case where ultraviolet rays are irradiated through the wiring 777 of such a configuration at a sealant 704 is explained.

[0053] In addition, although one power-source line 777 is constituted by connecting the wiring A1–A6 of six to juxtaposition, this invention is not limited to this configuration here. Generally, wiring of one may be constituted by connecting the wiring (2nd wiring) A1–An of n (n is the two or more natural numbers) book to juxtaposition.

[0054] Drawing 3 (B) is the sectional view of A–A' of drawing 3 (A). In drawing 3 (B), the same sign as drawing 3 (A) shows the same part.

[0055] In drawing 3 (B), although the part 660 of the sealant after wiring A1–A6 will become shade if ultraviolet rays are irradiated from a pixel substrate side, the width of face L of wiring is fully small, and the ultraviolet rays by which the spacing S of wiring was irradiated when large enough turn also to the part of shade 660. in addition, wiring -- although the part of the upper part 600 is not immediately exposed by ultraviolet rays, compared with the case where wiring width of face is large, this part of 600 is fully small and can fully expose a sealant as a whole.

[0056] In wiring of a configuration with which the value whose width of face L of wiring A1–A6 is 100 micrometers – 200 micrometers is specifically taken, the value whose spacing S during each wiring of wiring A1–A6 is 50 micrometers – 150 micrometers is taken, and last shipment is set to 0.7–1.5, the ultraviolet rays irradiated through the wiring can fully expose the sealant of the wiring upper part, and can fully harden a sealant.

[0057] Furthermore, preferably, the width of face L of wiring A1–A6 can take the value of 150 micrometers or less, the spacing S during each wiring of wiring A1–A6 can take the value of 100 micrometers or more, and, in wiring of a configuration with which last shipment becomes 1.5 or less

value, the sealant of the wiring upper part can fully be hardened.

[0058] In addition, in drawing 3 , although a certain one power-source line 777 was observed among wiring 710b, the other wiring width of face formed in the closure field can consider as the same configuration also in wiring which poses a problem.

[0059] Thus, wiring can be formed in a closure field. Thereby, area of fields other than the pixel section can be lessened, and a display can be miniaturized.

[0060]

[Example] Below, the example of this invention is explained.

[0061] (Example 1) This example explains the active-matrix mold EL display of a configuration of having differed from the gestalt of implementation of invention using drawing 2 . In addition, the same part as drawing 1 is expressed using the same sign.

[0062] The plan of EL display of this invention is shown in drawing 2 (A). The pixel section 711 and the gate signal line drive circuit 702, and the source signal-line drive circuit 703 are formed on the pixel substrate 701. The surroundings of this are surrounded, a sealant 704 is formed and the covering material 705 is stuck. The FPC substrate 706 is connected by the external input terminal 707 on the pixel substrate 701. Wiring 708 shows two or more wiring of a signal line, a power-source line, etc. which transmit the signal from the FPC substrate 706 to reception and the gate signal line drive circuit 702 in the external input terminal 707. Wiring 709 shows two or more wiring of a signal line, a power-source line, etc. which transmit the signal from the FPC substrate 706 to reception and the source signal-line drive circuit 703 in the external input terminal 707. Wiring 710a and wiring 710b show two or more wiring of the power-source line which transmits the signal from the FPC substrate 706 to reception and the pixel section 711 in the external input terminal 707. Here, wiring 708-710 is formed in the closure field.

[0063] Drawing 2 (B) is the sectional view having shown the part of A-A' of drawing 2 (A).

[0064] In addition, in order to simplify explanation, only TFT713 for EL drive is shown here as a component which constitutes TFT712 and the pixel section 711 as a component which constitutes the gate signal line drive circuit 702. It connects with the pixel electrode 714 of EL element 721, and either the source field of TFT713 for EL drive or a drain field controls the current inputted into EL element 721. Here, they are an interlayer insulation film 716, the EL layer 715, an insulator layer 717, a counterelectrode 718, a filler 719, and gate dielectric film 720. In addition, the interlayer insulation film 716 shall be formed with the organic substance here.

[0065] Wiring 708, wiring 710a, and wiring 710b are formed using the matter which constitutes the source wiring of TFT712 and TFT713 for EL drive, and drain wiring, and the same matter.

[0066] In addition, since it is formed like wiring 708, wiring 710a, and wiring 710b about wiring 709 among wiring 708-710, explanation is omitted.

[0067] As an interlayer insulation film 716, since the organic substance is used, when wiring 708, wiring 710a, and wiring 710b are directly formed on this organic substance, adhesion is bad. Moreover, an impurity is introduced into the ingredient which constitutes wiring 708, wiring 710a, and wiring 710b from an organic substance, and there is a problem of wiring 708, wiring 710a, and wiring 710b deteriorating. Then, it is necessary to form wiring 708, wiring 710a, and wiring 710b except for the interlayer insulation film 716 formed with the organic substance.

[0068] In addition, in case the process which removes the interlayer insulation film 716 of the part which forms wiring 708, wiring 710a, and wiring 710b forms the source wiring of TFT712 or a pixel TFT713, and drain wiring, when forming the contact hole which arrives at those source fields of TFT, it can be performed to coincidence.

[0069] Moreover, the ingredient hardened by ultraviolet rays is used as a sealant 704 in many cases. Moreover, the ingredient which has protection-from-light nature as covering material 705 is used in many cases. Therefore, a sealant cannot be stiffened even if it carries out UV irradiation from a covering material side. Then, it is necessary to carry out UV irradiation through wiring 708, wiring 710a, and wiring 710b, and to stiffen a sealant 704 from the pixel substrate 701 side. However, if large wiring

of width of face is used as wiring 708, wiring 710a, and wiring 710b, ultraviolet rays are not fully irradiated and a sealant 704 may not fully harden the part of a sealant 704 which became the shade of wiring.

[0070] Then, the thing which was shown in drawing 3 and which connected two or more wiring to juxtaposition is used like instead of using large wiring of one width of face as wiring 708, wiring 710a, and wiring 710b.

[0071] the value whose spacing S of two or more wiring the value whose width of face L of two or more wiring is 100 micrometers – 200 micrometers is specifically taken, and is 50 micrometers – 150 micrometers -- taking -- the ratio of the width of face L of two or more wiring, and the spacing S of two or more wiring -- last shipment uses wiring of a configuration which is set to 0.7–1.5. In such wiring of a configuration, the ultraviolet rays irradiated through the wiring can fully expose the sealant of the wiring upper part, and can fully harden a sealant.

[0072] Furthermore, preferably, the width of face L of two or more wiring can take the value of 150 micrometers or less, the spacing S of two or more wiring can take the value of 100 micrometers or more, and, in wiring of a configuration with which last shipment becomes 1.5 or less value, the sealant of the wiring upper part can fully be hardened.

[0073] Thus, wiring can be formed in a closure field. Thereby, area of fields other than the pixel section can be lessened, and a display can be miniaturized.

[0074] (Example 2) This example explains the example of wiring of the power-source line which supplies a current to the current supply line of the pixel section of a active-matrix mold EL display.

[0075] Here, drawing 1 (A) is referred to again. The current which drives EL element 721 passes along the power-source line of wiring 710a and wiring 710b, and is inputted into the current supply line of the pixel section 711. As for the current supply line of the pixel section 711, the current is supplied from two places by the power-source line of 710a and 710b.

[0076] On the other hand, in the conventional EL display shown in drawing 4 , as for the current supply line of the pixel section 402, the current is supplied from one place from the power-source line of 412a. In the active-matrix mold EL display of this invention, the reason for supplying the current to the pixel section from two places of the pixel section is explained.

[0077] The example of wiring of a power-source line the case where the external input terminal to which one FPC substrate was connected is in one place, and a current is supplied from one side of the pixel section, and in case it has divided the external input terminal into two places, a FPC substrate (the 1st FPC substrate and 2nd FPC substrate) is connected to each and a current is supplied to a current supply line from the 2-way of the pixel section is typically shown in drawing 5 . As a power-source line, the anode rays linked to the anode plate of an EL element and the cathode rays linked to cathode are shown. Drawing 5 (A) has the external input terminal 707 in one place. On the other hand, in drawing 5 (B), the external input terminal 707 is divided into two places (the near end of a different substrate from the end of a substrate, and the end of said substrate), and the pixel section is wired in anode rays and anode rays from each.

[0078] At drawing 5 (A), by the current supply line of the side which is separated from the input control port of anode rays and cathode rays, wiring resistance increases, for the fall of potential by it, the electrical potential difference impressed to an EL element falls, and only the part of the die length of R1 causes deterioration of image quality from a current supply line.

[0079] On the other hand, in drawing 5 (B), another input control port 2 is formed in the side which is separated from the input control port 1 of one anode rays and cathode rays, and a current is supplied to a current supply line from both an input control port 1 and the input control port 2. Thereby, the deterioration of image quality originating in the fall of the electrical potential difference by wiring resistance is mitigable.

[0080] In addition, in case an external input terminal is prepared in two places like drawing 5 (B), the effectiveness which mitigates deterioration of the image quality which originates in the fall of the

electrical potential difference by wiring resistance because the die length of the long side of a substrate in which the pixel section was formed detaches the distance between this two external input terminal 1/2 or more increases.

[0081] In addition, when wiring resistance does not pose a problem so much, an external input terminal may be formed in one place.

[0082] In addition, this example can be performed combining the gestalt and example 1 of implementation of invention.

[0083] (Example 3) This example explains the liquid crystal display using the technique of forming wiring in a closure field part.

[0084] A active-matrix mold is mentioned as the drive approach of a liquid crystal display.

[0085] First, the configuration of the pixel section of an active matrix liquid crystal display is shown in drawing 10 . In the active matrix liquid crystal display, each pixel has TFT, respectively. The gate signal line (G1-Gy) into which the selection signal from a gate signal line drive circuit is inputted is connected to the gate electrode of the pixel TFT1002 which each pixel has. Moreover, as for the source field and drain field of the pixel TFT1002 which each pixel has, one side is connected with one side of two electrodes with which another side inserts one electrode of retention volume 1001, and liquid crystal 1003 into the source signal line (S1-Sx) into which a signal is inputted from a source signal-line drive circuit.

[0086] If a signal is inputted into the gate signal line G1, a signal will be inputted into the gate electrode of all the pixels TFT1002 connected to the gate signal line G1, and a pixel TFT1002 will be turned on. If a signal is inputted into the pixel from which the pixel TFT1002 was turned on from a source signal line (S1-Sx), a charge will be held at retention volume 1001 and an electrical potential difference will be impressed to inter-electrode [ which sandwiched liquid crystal 1003 with this held charge ]. The orientation of a liquid crystal molecule is controlled by this applied voltage, and the amount of transmitted lights is controlled by it. This actuation is repeated about all gate signal lines (G1-Gy), and an image is displayed.

[0087] Next, the closure of the liquid crystal of an active matrix liquid crystal display is explained.

[0088] In a liquid crystal display, it displays by controlling the orientation of liquid crystal by impressing an electrical potential difference to inter-electrode [ which sandwiched liquid crystal / two ]. In order to hold the condition of having inserted liquid crystal into inter-electrode, it is necessary to paste up two insulating substrates by which the electrode was formed in each by the sealant on the sense which each electrode faces, and to enclose liquid crystal between them here.

[0089] Two substrates of a liquid crystal display are stuck on drawing 6 , and the mimetic diagram which enclosed liquid crystal between them is shown.

[0090] Drawing 6 (A) is the plan of a liquid crystal display. Epoxy system resin etc. is used as a sealant 301. The orientation film (not shown) is formed, and in the substrate 31 to which rubbing processing was performed, a sealant 301 is formed so that the pixel section 302 and the gate signal line drive circuit 303, and the source signal-line drive circuit 304 may be surrounded. Under the present circumstances, opening (not shown) is formed in a part of sealant 301 as an inlet for pouring in liquid crystal behind. Next, a spacer (not shown) is sprinkled and it sticks with another substrate 32.

[0091] By the path of a spacer, if the distance of a substrate 31 and a substrate 32 becomes settled, through a substrate 31 or a substrate 32, ultraviolet rays will be irradiated, or heat will be applied to sealant 301 part, a sealant 301 will be stiffened, and a substrate 31 and a substrate 32 will be stuck.

[0092] In addition, the problem from which a sealant 301 is stiffened, and it is necessary to heat-treat by the technique of sticking a substrate 31 and a substrate 32, pressurizing, and the location of lamination shifts by the thermal expansion of a substrate 31 and a substrate 32 is serious by applying heat. Moreover, there is also a problem of taking time amount in heat curing. For the reason, many processes which stiffen a sealant are used by not heat curing but UV irradiation.

[0093] Then, liquid crystal 33 is poured in, a sealing agent (not shown) closes a liquid crystal inlet, and it

is made for liquid crystal 33 not to flow outside from a liquid crystal inlet. In addition, as this sealing agent, not the ingredient of heat curing but the ingredient hardened by ultraviolet rays is used. When heat is applied after this poured in liquid crystal 33, it is for preventing liquid crystal 33 deteriorating. [0094] There is also work it is made not to pass the matter which pollutes liquid crystal, such as moisture containing ion, in a sealant 301 or a sealing agent.

[0095] Next, wiring which transmits the signal inputted into each of a source signal-line drive circuit and a gate signal line drive circuit is explained.

[0096] The signal with which the video signal from the outside etc. is inputted into the gate signal line drive circuit 303 and the source signal-line drive circuit 304, and is inputted into the pixel section 302 is constituted. Here, the signal inputted into the gate signal line drive circuit 303 and the source signal-line drive circuit 304 from the exterior is inputted from the FPC substrate 310 stuck on the external input terminal 309 on the pixel substrate 31. The FPC substrate 310 is connected with the wiring 312 formed on the pixel substrate with the anisotropy conductivity film (not shown) in the external input terminal 309. This wiring 312 (312a, 312b) is connected to the gate signal line drive circuit 303 and the source signal-line drive circuit 304 through between sealants 301.

[0097] Wiring 312a is wiring which transmits the signal from the FPC substrate 310 to reception and the gate signal line drive circuit 303 in the external input terminal 309. Wiring 312b is wiring which transmits the signal from the FPC substrate 310 to reception and the source signal-line drive circuit 304 in the external input terminal 309. Here, wiring 312a and wiring 312b are formed in the part (closure field) covered with the sealant 301 on the pixel substrate 31.

[0098] The sectional view of B-B' of drawing 6 (A) is shown in drawing 6 (B). In addition, the same part as drawing 6 (A) is expressed with the same sign.

[0099] Here, in order to simplify explanation, only the pixel TFT314 which constitutes TFT114 and the pixel section 302 which constitute the gate signal line drive circuit 303 is shown. The substrate 31 with which TFT which constitutes the pixel section and a drive circuit was formed will be called a pixel substrate. Moreover, the electrode 307 attached on the pixel substrate is called a pixel electrode. Another substrate 32 is made to call it an opposite substrate. Moreover, the electrode 308 attached in the opposite substrate side is called a counterelectrode. The electrical potential difference impressed to this pixel electrode 307 and counterelectrode 308 is controlled, and an image is displayed.

[0100] Here, 306 is gate dielectric film of TFT114 and the TFT pixel 314. Moreover, 315 is an interlayer insulation film and 112 is a protection-from-light layer. In addition, the orientation film is not illustrated here.

[0101] Either the source field of a pixel TFT314 or a drain field connects with the pixel electrode 307, and it is controlling the electrical potential difference impressed to the pixel electrode 307. In addition, the interlayer insulation film 315 shall be formed with mineral matter here.

[0102] Here, wiring 312 is formed using the matter which constitutes the source wiring of TFT114 or a pixel TFT314, and drain wiring, and the same matter.

[0103] Moreover, suppose that the ingredient hardened by ultraviolet rays as a sealant 301 was used. Even if it carries out UV irradiation from the opposite substrate 32 side, since there is a protection-from-light layer 112, a sealant 301 cannot be stiffened. Then, it is necessary to carry out UV irradiation through wiring 312a, and to stiffen a sealant 301 from the pixel substrate 31 side. However, if large wiring of width of face is used as wiring 312a, ultraviolet rays are not fully irradiated and a sealant 704 may not fully harden the part of a sealant 704 which became the shade of wiring.

[0104] Then, the thing which was shown in drawing 3 and which connected two or more wiring to juxtaposition is used like instead of using large wiring of one width of face as wiring 312a.

[0105] the value whose spacing S of two or more wiring the value whose width of face L of two or more wiring is 100 micrometers – 200 micrometers is specifically taken, and is 50 micrometers – 150 micrometers -- taking -- the ratio of the width of face L of two or more wiring, and the spacing S of two or more wiring -- last shipment uses wiring of a configuration which is set to 0.7–1.5. In such wiring

of a configuration, the ultraviolet rays irradiated through the wiring can fully expose the sealant of the wiring upper part, and can fully harden a sealant.

[0106] Furthermore, preferably, the width of face L of two or more wiring can take the value of 150 micrometers or less, the spacing S of two or more wiring can take the value of 100 micrometers or more, and, in wiring of a configuration with which last shipment becomes 1.5 or less value, the sealant of the wiring upper part can fully be hardened.

[0107] In addition, when the protection-from-light layer 112 is attached in the pixel substrate 31 side, in order to stiffen a sealant 301, it is necessary to irradiate ultraviolet rays from the opposite substrate 32 side. Since wiring 312a does not interrupt the ultraviolet rays irradiated at this time, it is satisfactory even if it uses the thing of the configuration where width of face is wide.

[0108] Thus, wiring can be formed in a closure field. Thereby, area of fields other than the pixel section can be lessened, and a display can be miniaturized.

[0109] (Example 4) This example explains the display of different structure from the structure stated to the example 3 using drawing 7. In addition, in drawing 7, the same part as drawing 6 is expressed using the same sign.

[0110] Drawing 7 (A) is the plan of the liquid crystal display of this invention. The pixel section 302 and the gate signal line drive circuit 303, and the source signal-line drive circuit 304 are formed on the pixel substrate 31. The surroundings of this are surrounded, a sealant 301 is formed, the opposite substrate 32 is stuck, and liquid crystal 33 is enclosed in between. The FPC substrate 310 is connected by the external input terminal 309 on the pixel substrate 31. Wiring 312a is wiring which transmits the signal from the FPC substrate 310 to reception and the gate signal line drive circuit 303 in the external input terminal 309. Wiring 312b is wiring which transmits the signal from the FPC substrate 310 to reception and the source signal-line drive circuit 304 in the external input terminal 309. Here, wiring 312a and wiring 312b are formed in the closure field.

[0111] Drawing 7 (B) is the sectional view having shown the part of B-B' of drawing 7 (A). Here, the same sign as drawing 7 (A) expresses the same part.

[0112] Here, in order to simplify explanation, only TFT114 is shown as a component which constitutes the gate signal line drive circuit 303. Moreover, only a pixel TFT314 is shown as a component which constitutes the pixel section 302. Either the source field of a pixel TFT314 or a drain field connects with the pixel electrode 307, and it is controlling the electrical potential difference impressed to the pixel electrode 307.

[0113] Wiring 312 is formed using the matter which constitutes the source wiring of TFT114 or a pixel TFT314, and drain wiring, and the same matter. In addition, the interlayer insulation film 315 shall be formed with the organic substance here.

[0114] As an interlayer insulation film 315, since the organic substance is used, when wiring 312 is directly formed on this organic substance, adhesion is bad. Moreover, an impurity is introduced into the ingredient which constitutes wiring 312 from an organic substance, and there is a problem of wiring 312 deteriorating. Then, it is necessary to form wiring 312 except for the interlayer insulation film 315 formed with the organic substance.

[0115] In addition, in case the process which removes the interlayer insulation film 315 of the part which forms wiring 312a forms the source wiring of TFT114 or a pixel TFT314, and drain wiring, when forming the contact hole which arrives at those source fields and a drain field, it can be performed to coincidence.

[0116] Moreover, suppose that the ingredient hardened by ultraviolet rays as a sealant 301 was used. Even if it carries out UV irradiation from the opposite substrate 32 side, since there is a protection-from-light layer 112, a sealant 301 cannot be stiffened. Then, it is necessary to carry out UV irradiation through wiring 312a, and to stiffen a sealant 301 from the pixel substrate 31 side. However, if large wiring of width of face is used as wiring 312a, ultraviolet rays are not fully irradiated and a sealant 704 may not fully harden the part of a sealant 704 which became the shade of wiring.

[0117] Then, the thing which was shown in drawing 3 and which connected two or more wiring to juxtaposition is used like instead of using large wiring of one width of face as wiring 312a.

[0118] the value whose spacing S of two or more wiring the value whose width of face L of two or more wiring is 100 micrometers – 200 micrometers is specifically taken, and is 50 micrometers – 150 micrometers -- taking -- the ratio of the width of face L of two or more wiring, and the spacing S of two or more wiring -- last shipment uses wiring of a configuration which is set to 0.7–1.5. In such wiring of a configuration, the ultraviolet rays irradiated through the wiring can fully expose the sealant of the wiring upper part, and can fully harden a sealant.

[0119] Furthermore, preferably, the width of face L of two or more wiring can take the value of 150 micrometers or less, the spacing S of two or more wiring can take the value of 100 micrometers or more, and, in wiring of a configuration with which last shipment becomes 1.5 or less value, the sealant of the wiring upper part can fully be hardened.

[0120] In addition, when the protection-from-light layer 112 is attached in the pixel substrate 31 side, in order to stiffen a sealant 301, ultraviolet rays will be irradiated from the opposite substrate 32 side. Since wiring 312a does not interrupt the ultraviolet rays irradiated at this time, it is satisfactory even if it uses the thing of the configuration where width of face is wide.

[0121] Thus, wiring can be formed in a closure field. Thereby, area of fields other than the pixel section can be lessened, and a display can be miniaturized.

[0122] (Example 5) This example explains the electronic equipment which incorporated the display formed using this invention as a display medium.

[0123] As such electronic equipment, a video camera, a digital camera, a head mount display (goggles mold display), a game machine, car navigation, a personal computer, Personal Digital Assistants (a mobile computer, a cellular phone, or digital book), etc. are mentioned. Those examples are shown in drawing 8 .

[0124] Drawing 8 (A) is a personal computer and contains a body 2001, a case 2002, a display 2003, and keyboard 2004 grade. The display of this invention can be used for the display 2003 of a personal computer.

[0125] Drawing 8 (B) is a video camera and contains a body 2101, a display 2102, the voice input section 2103, the actuation switch 2104, a dc-battery 2105, and television section 2106 grade. The indicating equipment of this invention can be used for the display 2102 of a video camera.

[0126] Drawing 8 (C) is some indicating equipments (right one side) of a head installation mold, and contains a body 2301, a signal cable 2302, the head fixed band 2303, the display monitor 2304, optical system 2305, and display 2306 grade. The display of this invention can be used for the display 2306 of the display of a head installation mold.

[0127] Drawing 8 (D) is the picture reproducer (specifically DVD regenerative apparatus) equipped with the record medium, and contains a body 2401, record media (CD, LD, or DVD) 2402, the actuation switch 2403, a display (a) 2404, and (Display b) 2405 grade. a display -- (-- a --) -- mainly -- image information -- displaying -- a display -- (-- b --) -- mainly -- text -- displaying -- although -- this invention -- a display -- a record medium -- having had -- picture reproducer -- a display -- (-- a --) -- 2404 -- a display -- (-- b --) -- 2405 -- it can use . In addition, this invention can be used for CD regenerative apparatus, a game device, etc. as picture reproducer equipped with the record medium.

[0128] Drawing 8 (E) is a pocket mold (mobile) computer, and contains a body 2501, the camera section 2502, the television section 2503, the actuation switch 2504, and display 2505 grade. The indicating equipment 2505 of this invention can be used for the display 2505 of a pocket mold (mobile) computer.

[0129] As mentioned above, the applicability of this invention is very wide, and applying to the electronic equipment of all fields is possible. Moreover, even if the electronic equipment of this example uses the configuration which consists of combination like an example 1 – 4 throats, it is realizable.

[0130]

[Effect of the Invention] In displays, such as EL display and a liquid crystal display, the area which parts which do not display an image, such as a part which wiring around a drive circuit occupies, and a part in

which the sealant was formed, occupy was large, and had become a problem in the miniaturization of a display.

[0131] However, this invention can form wiring around a drive circuit also in the part of a sealant by the above-mentioned configuration. Thereby, a small display can be offered.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

[Brief Description of the Drawings]

[Drawing 1] The plan and sectional view of EL display of this invention.

[Drawing 2] The plan and sectional view of EL display of this invention.

[Drawing 3] Drawing showing the configuration of wiring of the display of this invention.

[Drawing 4] The conventional plan and conventional sectional view of EL display.

[Drawing 5] Drawing showing wiring of the power-source line of the display of this invention.

[Drawing 6] The plan and sectional view of a liquid crystal display of this invention.

[Drawing 7] The plan and sectional view of a liquid crystal display of this invention.

[Drawing 8] Drawing of electronic equipment using the display of this invention.

[Drawing 9] Drawing showing the configuration of the pixel section of EL display.

[Drawing 10] Drawing showing the configuration of the pixel section of a liquid crystal display.

---

[Translation done.]

(19) 日本国特許庁 (J P)

# (12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-110343  
(P2002-110343A)

(43) 公開日 平成14年4月12日 (2002. 4. 12)

| (51) Int.Cl. <sup>7</sup> |        | 識別記号  | F I           | テーマコード* (参考) |           |
|---------------------------|--------|-------|---------------|--------------|-----------|
| H 0 5 B                   | 33/04  |       | H 0 5 B 33/04 | 5 0 5        | 2 H 0 8 8 |
| G 0 2 F                   | 1/13   | 5 0 5 | G 0 2 F 1/13  | 5 0 5        | 2 H 0 8 9 |
|                           | 1/1339 | 5 0 5 |               |              | 2 H 0 9 2 |
|                           | 1/1345 |       |               |              | 3 K 0 0 7 |
|                           | 1/1368 |       |               |              | 5 C 0 9 4 |

審査請求 未請求 請求項の数20 O L (全 15 頁) 最終頁に続く

(21) 出願番号 特願2001-220774(P2001-220774)  
(22) 出願日 平成13年7月23日 (2001. 7. 23)  
(31) 優先権主張番号 特願2000-223488(P2000-223488)  
(32) 優先日 平成12年7月25日 (2000. 7. 25)  
(33) 優先権主張国 日本 (J P)

(71) 出願人 000153878  
株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地  
(72) 発明者 山崎 舜平  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内  
(72) 発明者 小山 潤  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内  
(72) 発明者 納 光明  
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

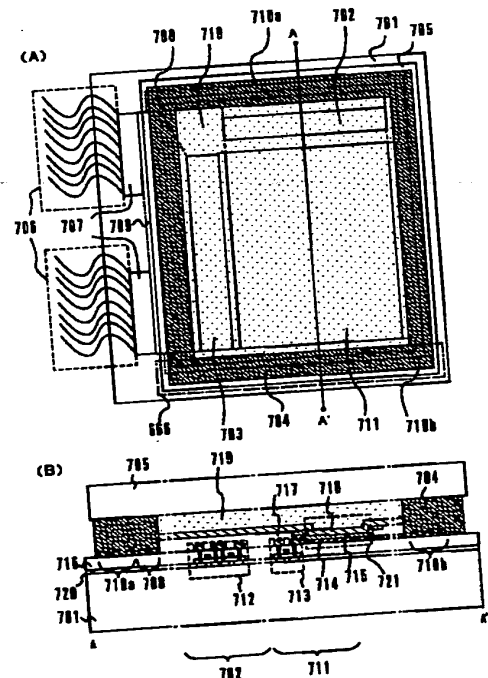
最終頁に続く

## (54) 【発明の名称】 表示装置

### (57) 【要約】

【課題】 EL表示装置では、EL素子の劣化を防ぐため、画素基板上の画素部及び駆動回路を囲んでシール材を形成し、カバー材をはり合わせてEL素子を封止する必要があるが、表示装置内でこのシール材部分と画素部及び駆動回路周辺の配線部分とが占める面積が大きく、表示装置を小型化する上で問題となっていた。

【解決手段】 画素基板上のシール材で覆われた部分に配線を形成する。なお、この配線を介してシール材に紫外線を照射した時に、配線上部のシール材が紫外線に十分露光される様にこの配線の線幅を設定する。線幅の大きな配線を用いる代わりに、複数の線幅の小さな配線を並列に接続した形状の配線を用いる。これにより、表示装置内で画素部及び駆動回路周辺の配線とシール材とが占める面積を減らし、表示装置を小型化することができる。



(2)

2

## 【特許請求の範囲】

【請求項1】基板と、カバー材と、シール材とを有し、前記基板上に、複数の画素と、前記複数の画素に信号を入力するための駆動回路とを有し、

前記複数の画素はそれぞれ、EL素子を有し、

前記カバー材は、遮光性を有し、

前記シール材は、紫外線により硬化する材料を有し、

前記複数の画素と、前記駆動回路とを囲んで、前記基板上に前記シール材を配置し、前記カバー材と前記基板とを、前記シール材をはさんで密着させ、前記EL素子を

密封した表示装置において、

前記シール材と、前記基板との間に第1の配線が形成され、

前記第1の配線は、並列に接続された複数の第2の配線を有することを特徴とする表示装置。

【請求項2】請求項1において、

前記シール材は、前記基板上に形成された無機膜に接していることを特徴とする表示装置。

【請求項3】第1の基板と、第2の基板と、シール材とを有し、

前記第1の基板上に、複数の画素と、前記複数の画素に信号を入力するための駆動回路とを有し、

前記第2の基板は、遮光性を有し、

前記シール材は、紫外線により硬化する材料を有し、

前記複数の画素と、前記駆動回路とを囲んで、前記第1の基板上にシール材を配置し、前記第2の基板と前記第1の基板とを、前記シール材をはさんで密着させ、前記

第1の基板と、前記第2の基板と、前記シール材とによって囲まれた領域に、液晶を封入した表示装置において、

前記シール材と前記第1の基板との間に第1の配線が形成され、

前記第1の配線は、並列に接続された複数の第2の配線を有することを特徴とする表示装置。

【請求項4】請求項3において、

前記シール材は、前記第1の基板上に形成された無機膜に接していることを特徴とする表示装置。

【請求項5】請求項1乃至請求項4のいずれか一項において、

前記並列に接続された複数の第2の配線の幅Lと、前記並列に接続された複数の第2の配線の間隔Sの比L/Sが、0.7～1.5の値をとることを特徴とする表示装置。

【請求項6】請求項1乃至請求項5のいずれか一項において、

前記並列に接続された複数の第2の配線の幅Lは、100μm～200μmの値をとり、

前記並列に接続された複数の第2の配線の間隔Sは、50μm～150μmの値をとることを特徴とする表示装置。

【請求項7】請求項1乃至請求項6のいずれか一項において、

前記第1の配線は、前記複数の画素及び前記駆動回路が有するTFTの、ソース配線及びドレイン配線を構成する物質と同じ物質で形成されていることを特徴とする表示装置。

【請求項8】基板上に、複数の画素と、複数の外部入力端子とを有し、

前記複数の画素は、EL素子を有する表示装置において、

前記EL素子に電流を供給する陽極線は、前記複数の外部入力端子に接続されていることを特徴とする表示装置。

【請求項9】基板上に、複数の画素と、複数の外部入力端子とを有し、

前記複数の画素は、EL素子を有する表示装置において、

前記EL素子から電流を引き出す陰極線は、前記複数の外部入力端子に接続されていることを特徴とする表示装置。

【請求項10】請求項8もしくは請求項9において、

前記複数の外部入力端子のうち、少なくとも1つの外部入力端子は、前記基板の一端の近傍にあり、その他の外部入力端子は、前記基板の一端とは異なる、前記基板の一端の近傍にあることを特徴とする表示装置。

【請求項11】請求項8乃至請求項10のいずれか一項において、

前記複数の外部入力端子のうち、少なくとも1つは、第1のFPC基板に接続され、その他は、第2のFPC基板上に接続されていることを特徴とする表示装置。

【請求項12】請求項8乃至請求項11のいずれか一項において、

前記複数の外部入力端子の間の距離が、前記基板の長辺の長さの1/2以上離れていることを特徴とする表示装置。

【請求項13】基板と、前記基板上に形成された第1の配線及び複数の画素と、遮光性を有するカバー材と、シール材とを有する表示装置であって、

前記基板上に形成された複数の画素は、前記シール材及び前記カバー材によって密封されており、

前記第1の配線は前記シール材に覆われており、前記シール材は紫外線により硬化する材料を有しており、

前記第1の配線は、並列に接続された複数の第2の配線を有することを特徴とする表示装置。

【請求項14】基板と、前記基板上に形成された第1の配線及び複数の画素と、遮光性を有するカバー材と、シール材とを有する表示装置であって、

前記基板上に形成された複数の画素は、前記シール材及び前記カバー材によって密封されており、

50

(3)

4

前記複数の画素はEL素子をそれぞれ有しており、  
前記第1の配線は前記シール材に覆われており、  
前記シール材は紫外線により硬化する材料を有してお

り、  
前記第1の配線は、並列に接続された複数の第2の配線  
を有することを特徴とする表示装置。

【請求項15】基板と、前記基板上に形成された第1の  
配線及び複数の画素と、遮光性を有するカバー材と、シ  
ール材と、液晶とを有する表示装置であって、  
前記基板上に形成された複数の画素と、前記液晶とは、

前記シール材及び前記カバー材によって密封されてお  
り、  
前記第1の配線は前記シール材に覆われており、  
前記シール材は紫外線により硬化する材料を有してお

り、  
前記第1の配線は、並列に接続された複数の第2の配線  
を有することを特徴とする表示装置。

【請求項16】請求項1乃至請求項15のいずれか一項  
に記載の前記表示装置を用いることを特徴とするビデオ  
カメラ。

【請求項17】請求項1乃至請求項15のいずれか一項  
に記載の前記表示装置を用いることを特徴とする画像再  
生装置。

【請求項18】請求項1乃至請求項15のいずれか一項  
に記載の前記表示装置を用いることを特徴とするヘッド  
マウントディスプレイ。

【請求項19】請求項1乃至請求項15のいずれか一項  
に記載の前記表示装置を用いることを特徴とする携帯電  
話。

【請求項20】請求項1乃至請求項15のいずれか一項  
に記載の前記表示装置を用いることを特徴とする携帯情  
報端末。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、封止構造を有する  
表示装置に関する。特に、半導体素子（半導体薄膜を用  
いた素子）を用いたアクティブマトリクス型表示装置に  
関する。また、アクティブマトリクス型表示装置を、表  
示部に用いた電子機器に関する。

【0002】

【従来の技術】近年、フラット型ディスプレイとして、  
EL素子を有したEL表示装置等の電気光学装置が注目  
されている。

【0003】EL素子是一对の電極（陽極と陰極）間に  
EL層が挟まれた構造となっているが、EL層は通常、  
積層構造となっている。代表的には、コダック・イース  
トマン・カンパニーのTangらが提案した「正孔輸送層/  
発光層/電子輸送層」という積層構造が挙げられる。こ  
の構造は非常に発光効率が高く、現在、研究開発が進め  
られているEL表示装置は殆どこの構造を採用してい

る。

【0004】また他にも、陽極上に正孔注入層/正孔輸  
送層/発光層/電子輸送層、または正孔注入層/正孔輸  
送層/発光層/電子輸送層/電子注入層の順に積層する  
構造でも良い。発光層に対して蛍光性色素等をドーピン  
グしても良い。

【0005】本明細書において陰極と陽極の間に設けら  
れる全ての層を総称してEL層と呼ぶ。よって上述した  
正孔注入層、正孔輸送層、発光層、電子輸送層、電子注  
入層等は、全てEL層に含まれる。

【0006】そして、上記構造でなるEL層に一对の電  
極から所定の電圧をかけ、それにより発光層においてキ  
ャリアの再結合が起こって発光する。なお本明細書にお  
いてEL素子が発光することを、EL素子が駆動すると  
呼ぶ。また、本明細書中では、陽極、EL層及び陰極で  
形成される発光素子をEL素子と呼ぶ。

【0007】なお、本明細書中において、EL素子と  
は、一重項励起子からの発光（蛍光）を利用するもの  
と、三重項励起子からの発光（燐光）を利用するものの  
両方を示すものとする。

【0008】EL表示装置の構成として、アクティブマ  
トリクス型が挙げられる。

【0009】図9に、アクティブマトリクス型EL表示  
装置の画素部の構成の例を示す。アクティブマトリクス  
装置のEL表示装置では、各画素が薄膜トランジスタ（以  
下、TFTと表記する）を有している。ゲート信号線駆  
動回路から選択信号を入力するゲート信号線（G1～G  
y）は、各画素が有するスイッチング用TFT901の  
ゲート電極に接続されている。また、各画素が有するス  
イッチング用TFT901のソース領域とドレイン領域  
は、一方がソース信号線駆動回路から信号を入力するソ  
ース信号線（S1～Sx）に、他方がEL駆動用TFT  
902のゲート電極及び各画素が有するコンデンサ90  
3の一方の電極に接続されている。コンデンサ903の  
もう一方の電極は、電源供給線（V1～Vx）に接続さ  
れている。各画素の有するEL駆動用TFT902のソ  
ース領域とドレイン領域の一方は、電源供給線（V1～  
Vx）に、他方は、各画素が有するEL素子904に接  
続されている。

【0010】ゲート信号線駆動回路によりゲート信号線  
G1が選択され信号が入力されると、ゲート信号線G1  
に接続されたスイッチングTFT901がオンになる。  
ここで、ソース信号線駆動回路よりソース信号線S1～  
Sxに信号が入力されると、信号が入力された画素にお  
いて、EL駆動用TFT902がオンになり、電源供給  
線（V1～Vx）よりEL素子904に電流が流れて、  
EL素子904は発光する。この動作をすべてのゲート  
信号線G1～Gyについて繰り返し、画像の表示を行  
う。

【0011】EL素子904は、陽極と、陰極と、陽極

(4)

6

5  
と陰極の間に設けられたEL層とを有する。EL素子904の陽極がEL駆動用TFT902のソース領域またはドレイン領域と接続している場合、EL素子904の陽極が画素電極、陰極が対向電極となる。逆に、EL素子904の陰極がEL駆動用TFT902のソース領域またはドレイン領域と接続している場合、EL素子904の陰極が画素電極、陽極が対向電極となる。

【0012】なお、本明細書において、対向電極の電位を対向電位という。なお、対向電極に対向電位を与える電源を対向電源と呼ぶ。画素電極の電位と対向電極の電位の電位差がEL駆動電圧であり、このEL駆動電圧がEL層に印加される。

【0013】ここで、有機EL層は、水分や酸素により、劣化するという問題がある。その為、EL層を形成した後、大気中に出さずに窒素雰囲気中で、紫外線硬化樹脂により封止するのが一般的である。図4にEL表示装置の封止の例を示す。

【0014】図4(A)にEL表示装置の上面図を示す。EL素子を有する画素部402、ゲート信号線駆動回路403及びソース信号線駆動回路404を有する絶縁基板41上に、画素部402、ゲート信号線駆動回路403及びソース信号線駆動回路404を囲むようにシール材401を形成する。この際、後に充填材43を注入するための注入口として開口部(図示せず)を設けておく。その後スペーサー(図示せず)を撒布してカバー材42を貼り合わせる。シール材401を紫外線照射により硬化させた後、カバー材42とシール材401で囲まれた領域に充填材43を注入し、充填材43を封止材(図示せず)により注入口を封止する。

【0015】図4(B)に図4(A)のA~A'の断面図を示す。

【0016】なお、ここでは説明を簡単にするため、ゲート信号線駆動回路403を構成するTFT413及び画素部402を構成するEL駆動用TFT414とEL素子417のみを示す。絶縁基板41を画素基板と呼ぶことにする。EL素子417は、画素電極407とEL層416及び対向電極408により構成される。シール材401により、カバー材42が取り付けられ、画素基板41とカバー材42との間に充填材43が封入されている。充填材43には、吸湿性物質(図示せず)が添加されている。この様にして、水分によるEL素子417の劣化を防いでいる。

【0017】ここで、406はTFT413及びEL駆動用TFT414のゲート絶縁膜、415は層間絶縁膜である。

【0018】なお、画素部402、ゲート信号線駆動回路403及びソース信号線駆動回路404に輸入される信号は、FPC(フレキシブルプリントサーキット)基板410より配線412(412a~412c)を通して入力される(図4(A)参照)。ここで、配線412

は、画素基板41とシール材401の間をとって、FPC基板410と各駆動回路を接続している。なお、FPC基板410は、外部入力端子409において、異方性導電性膜(図示せず)により、配線412と接続されている。

【0019】

【発明が解決しようとする課題】EL表示装置において、EL素子の劣化を防ぐため、シール材を用いて、画素基板とカバー材を貼り合わせEL素子を封止する必要がある。

【0020】ここで、シール材の部分や各駆動回路部分などは、画素部とは異なり、画像を表示しない部分である。従来の表示装置では、表示画面に対して、この画像を表示しない部分の占める割合が大きく、表示装置を小型化する上で問題となっていた。

【0021】そこで、表示装置において画素部以外の部分の面積を小さくすることを課題とする。

【0022】

【課題を解決するための手段】画素基板上のシール材で覆われた部分に、配線を形成する。なお、この配線を介してシール材に紫外線を照射したときに、配線上部のシール材が、紫外線に十分露光される様に、この配線の線幅を設定する。

【0023】これにより、表示装置内で、画素部及び駆動回路部周辺の配線とシール材とが占める面積を減らし、表示装置を小型化することができる。

【0024】以下に本発明の構成を示す。

【0025】本発明によって、基板と、カバー材と、シール材とを有し、前記基板上に、複数の画素と、前記複数の画素に信号を入力するための駆動回路とを有し、前記複数の画素はそれぞれ、EL素子を有し、前記カバー材は、遮光性を有し、前記シール材は、紫外線により硬化する材料を有し、前記複数の画素と、前記駆動回路とを囲んで、前記基板上に前記シール材を配置し、前記カバー材と前記基板とを、前記シール材をはさんで密着させ、前記EL素子を密封した表示装置において、前記シール材と、前記基板との間に第1の配線が形成され、前記第1の配線は、並列に接続された複数の第2の配線を有することを特徴とする表示装置が提供される。

【0026】前記基板上の前記シール材に接する部分は、無機物質により形成されていることを特徴とする表示装置であつてもよい。

【0027】本発明によって、第1の基板と、第2の基板と、シール材とを有し、前記第1の基板上に、複数の画素と、前記複数の画素に信号を入力するための駆動回路とを有し、前記第2の基板は、遮光性を有し、前記シール材は、紫外線により硬化する材料を有し、前記複数の画素と、前記駆動回路とを囲んで、前記第1の基板上にシール材を配置し、前記第2の基板と前記第1の基板とを、前記シール材をはさんで密着させ、前記第1の基

(5)

8

7  
板と、前記第2の基板と、前記シール材とによって囲まれた領域に、液晶を封入した表示装置において、前記シール材と前記第1の基板との間に第1の配線が形成され、前記第1の配線は、並列に接続された複数の第2の配線を有することを特徴とする表示装置が提供される。

【0028】前記第1の基板上の前記シール材に接する部分は、無機物質により形成されていることを特徴とする表示装置であってもよい。

【0029】前記並列に接続された複数の第2の配線の幅Lと、前記並列に接続された複数の第2の配線の間隔Sの比 $L/S$ が、0.7~1.5の値をとることを特徴とする表示装置であってもよい。

【0030】前記並列に接続された複数の第2の配線の幅Lは、 $100\mu\text{m}$ ~ $200\mu\text{m}$ の値をとり、前記並列に接続された複数の第2の配線の間隔Sは、 $50\mu\text{m}$ ~ $150\mu\text{m}$ の値をとることを特徴とする表示装置であってもよい。

【0031】前記配線は、前記複数の画素及び前記駆動回路が有するTFTの、ソース配線及びドレイン配線を構成する物質と同じ物質で形成されていることを特徴とする表示装置であってもよい。

【0032】本発明によって、基板上に、複数の画素と、複数の外部入力端子とを有し、前記複数の画素は、EL素子を有する表示装置において、前記EL素子に電流を供給する陽極線は、前記複数の外部入力端子に接続されていることを特徴とする表示装置が提供される。

【0033】本発明によって、基板上に、複数の画素と、複数の外部入力端子とを有し、前記複数の画素は、EL素子を有する表示装置において、前記EL素子から電流を引き出す陰極線は、前記複数の外部入力端子に接続されていることを特徴とする表示装置が提供される。

【0034】前記複数の外部入力端子のうち、少なくとも1つの外部入力端子は、前記基板の一端の近傍にあり、その他の外部入力端子は、前記基板の一端とは異なる、前記基板の一端の近傍にあることを特徴とする表示装置であってもよい。

【0035】前記複数の外部入力端子のうち、少なくとも1つは、第1のFPC基板に接続され、その他は、第2のFPC基板に接続されていることを特徴とした表示装置であってもよい。

【0036】前記複数の外部入力端子の間の距離が、前記基板の長辺の長さの $1/2$ 以上離れていることを特徴とする表示装置であってもよい。

【0037】本発明によって、基板と、前記基板上に形成された第1の配線及び複数の画素と、遮光性を有するカバー材と、シール材とを有する表示装置であって、前記基板上に形成された複数の画素は、前記シール材及び前記カバー材によって密封されており、前記第1の配線は前記シール材に覆われており、前記シール材は紫外線により硬化する材料を有しており、前記第1の配線は、

並列に接続された複数の第2の配線を有することを特徴とする表示装置が提供される。

【0038】本発明によって、基板と、前記基板上に形成された第1の配線及び複数の画素と、遮光性を有するカバー材と、シール材とを有する表示装置であって、前記基板上に形成された複数の画素は、前記シール材及び前記カバー材によって密封されており、前記複数の画素はEL素子をそれぞれ有しており、前記第1の配線は前記シール材に覆われており、前記シール材は紫外線により硬化する材料を有しており、前記第1の配線は、並列に接続された複数の第2の配線を有することを特徴とする表示装置が提供される。

【0039】本発明によって、基板と、前記基板上に形成された第1の配線及び複数の画素と、遮光性を有するカバー材と、シール材と、液晶とを有する表示装置であって、前記基板上に形成された複数の画素と、前記液晶とは、前記シール材及び前記カバー材によって密封されており、前記第1の配線は前記シール材に覆われており、前記シール材は紫外線により硬化する材料を有しており、前記第1の配線は、並列に接続された複数の第2の配線を有することを特徴とする表示装置が提供される。

【0040】前記表示装置を用いることを特徴とするビデオカメラ、画像再生装置、ヘッドマウントディスプレイ、携帯電話、携帯情報端末であってもよい。

【0041】

【発明の実施の形態】本発明の実施の形態について、図1を用いて説明する。

【0042】画素基板701上のシール材で覆われた部分に、配線を形成したEL表示装置について説明する。なお、本明細書では、画素基板701上のシール材で覆われた部分を、封止領域と呼ぶことにする。

【0043】図1(A)に、本発明のEL表示装置の上面図を示す。画素基板701上に画素部711及びゲート信号線駆動回路702、ソース信号線駆動回路703が形成されている。この周りを囲んでシール材704が形成され、カバー材705が貼り付けられている。FPC基板706は、外部入力端子707によって画素基板701上に接続されている。配線708は、外部入力端子707において、FPC基板706からの信号を受け取り、ゲート信号線駆動回路702に伝達する、信号線や電源線等の複数の配線を示す。配線709は、外部入力端子707において、FPC基板706からの信号を受け取り、ソース信号線駆動回路703に伝達する、信号線や電源線等の複数の配線を示す。配線710(配線710a及び配線710b)は、外部入力端子707において、FPC基板706からの信号を受け取り、画素部711に伝達する、電源線等の複数の配線を示す。ここで、配線708~710は、封止領域に形成されている。

(6)

10

9  
【0044】図1 (B) は、図1 (A) のA~A'の部分を示した断面図である。

【0045】なおここでは説明を簡単にするため、ゲート信号線駆動回路702を構成する素子としてTFT712、画素部711を構成する素子としてEL駆動用TFT713のみを示す。EL駆動用TFT713のソース領域もしくはドレイン領域のどちらか一方が、EL素子721の画素電極714と接続され、EL素子721に入力される電流を制御する。ここで、716は層間絶縁膜、715はEL層、717は絶縁膜、718は対向電極、719は充填材、720はゲート絶縁膜である。なお、ここでは、層間絶縁膜716は無機物質によって形成されているものとする。

【0046】TFT712及びEL駆動用TFT713のソース配線及びドレイン配線を構成する物質と同様の物質を用い、配線708、配線710a及び配線710bが形成されている。

【0047】なお、配線708~710のうち配線709については、配線708、配線710a及び配線710bと同様に形成されるので、説明を省略する。

【0048】ここで、シール材704として紫外線により硬化する材料を用いる場合が多い。また、カバー材705として遮光性を有する材料を用いる場合が多い。そのため、カバー材705側から紫外線照射してもシール材704を露光することができず、シール材704を硬化させることができない。そこで、画素基板701側から、配線708、配線710a及び配線710bを介して紫外線照射し、シール材704を露光させる必要がある。

【0049】ここで、配線708、配線710a及び配線710bのうち、ビデオ信号線やパルス線などは、比較幅の狭い配線を用いる。一方、画素部の電源供給線へ電流を供給する電源線や、ソース信号線駆動回路やゲート信号線駆動回路の電源線等に入力される電圧は、ビデオ信号線やパルス線に入力される電圧と比べて大きい。そのため、これらの電源線は、ビデオ信号線やパルス線と比較して幅の広い配線を使用する必要がある。

【0050】しかし、幅の広い配線を用いると、配線を介して紫外線を照射した場合に配線の陰になったシール材部分に、十分に紫外線が照射されない。すると、シール材が十分に硬化しない可能性がある。

【0051】そこで、本発明では、次のような配線の形状を考えた。その模式図を図3 (A) に示す。なお、図3 (A) は、図1の封止領域の一部666の拡大図に相当する。

【0052】図3 (A) では、配線 (第1の配線) 710bのうち、ある1本の電源線777に注目している。電源線777は、配線 (第2の配線) A1~A6を並列に接続することにより形成されている。ここで、この様な形状の配線777を介してシール材704に紫外線を

照射する場合の説明をする。

【0053】なお、ここでは、1本の電源線777を6本の配線A1~A6を並列に接続することによって構成しているが、本発明はこの構成に限定されない。一般に、1本の配線が、n (nは、2以上の自然数) 本の配線 (第2の配線) A1~Anを並列に接続することによって構成されていてもよい。

【0054】図3 (B) は、図3 (A) のA~A'の断面図である。図3 (B) において、図3 (A) と同じ符号は同じ部分を示す。

【0055】図3 (B) において、画素基板側から紫外線を照射すると配線A1~A6の上のシール材の部分660は陰になるが、配線の幅Lが十分に小さく、かつ配線の間隔Sが十分に大きいとき、照射された紫外線は陰660の部分にも回り込む。なお、配線のすぐ上部660の部分は紫外線によって露光されないが、配線幅が大きい場合と比べて、この660の部分は十分に小さく、全体としてシール材を十分に露光することができる。

【0056】具体的には、配線A1~A6の幅Lが100 $\mu$ m~200 $\mu$ mの値を取り、配線A1~A6のそれぞれの配線間隔Sが50 $\mu$ m~150 $\mu$ mの値をとり、L/Sが0.7~1.5になるような形状の配線の場合、その配線を介して照射された紫外線は、配線上部のシール材を十分に露光し、シール材を十分に硬化することができる。

【0057】更に好ましくは、配線A1~A6の幅Lが150 $\mu$ m以下の値を取り、配線A1~A6のそれぞれの配線間隔Sが、100 $\mu$ m以上の値をとり、L/Sが、1.5以下の値となるような形状の配線の場合、その配線上部のシール材を十分に硬化することができる。

【0058】なお、図3では、配線710bのうち、ある1本の電源線777に注目したが、封止領域に形成された、その他の配線幅が問題となる配線においても、同様の形状とすることができる。

【0059】この様に、封止領域に配線を形成することができる。これにより、画素部以外の領域の面積を少なくすることができ、表示装置を小型化することができる。

【0060】

【実施例】以下に、本発明の実施例について説明する。

【0061】 (実施例1) 本実施例では、発明の実施の形態とは異なった構成のアクティブマトリクス型EL表示装置について図2を用いて説明する。なお、図1と同じ部分は、同じ符号を用いて表す。

【0062】図2 (A) に、本発明のEL表示装置の上面図を示す。画素基板701上に画素部711及びゲート信号線駆動回路702、ソース信号線駆動回路703が形成されている。この周りを囲んでシール材704が形成され、カバー材705が貼り付けられている。FP

(7)

11

C基板706は、外部入力端子707によって画素基板701上に接続されている。配線708は、外部入力端子707において、FPC基板706からの信号を受け取り、ゲート信号線駆動回路702に伝達する、信号線や電源線等の複数の配線を示す。配線709は、外部入力端子707において、FPC基板706からの信号を受け取り、ソース信号線駆動回路703に伝達する、信号線や電源線等の複数の配線を示す。配線710a及び配線710bは、外部入力端子707において、FPC基板706からの信号を受け取り、画素部711に伝達する、電源線等の複数の配線を示す。ここで、配線708~710は、封止領域に形成されている。

【0063】図2(B)は、図2(A)のA~A'の部分を示した断面図である。

【0064】なおここでは、説明を簡単にするため、ゲート信号線駆動回路702を構成する素子としてTFT712、画素部711を構成する素子としてEL駆動用TFT713のみを示す。EL駆動用TFT713のソース領域もしくはドレイン領域のどちらか一方が、EL素子721の画素電極714と接続され、EL素子721に1入力される電流を制御する。ここで、層間絶縁膜716、EL層715、絶縁膜717、対向電極718、充填材719、ゲート絶縁膜720である。なお、ここでは、層間絶縁膜716は有機物質によって形成されているものとする。

【0065】TFT712及びEL駆動用TFT713のソース配線及びドレイン配線を構成する物質と同様の物質を用い、配線708、配線710a及び配線710bが形成されている。

【0066】なお、配線708~710のうち配線709については、配線708、配線710a及び配線710bと同様に形成されるので、説明を省略する。

【0067】層間絶縁膜716として、有機物質が使用されているため、この有機物質上に直接、配線708、配線710a及び配線710bを形成すると密着性が悪い。また、有機物質から配線708、配線710a及び配線710bを構成する材料に不純物が導入されて配線708、配線710a及び配線710bが劣化するなどの問題がある。そこで、有機物質で形成された層間絶縁膜716を除いて配線708、配線710a及び配線710bを形成する必要がある。

【0068】なお、配線708、配線710a及び配線710bを形成する部分の層間絶縁膜716を取り除く工程は、TFT712や画素TFT713のソース配線及びドレイン配線を形成する際、それらのTFTのソース領域に達するコンタクトホールを形成する時に同時に行うことができる。

【0069】また、シール材704として、紫外線により硬化する材料を用いる場合が多い。また、カバー材705として遮光性を有する材料を用いる場合が多い。そ

12

のため、カバー材側から紫外線照射してもシール材を硬化させることができない。そこで、画素基板701側から、配線708、配線710a及び配線710bを介して紫外線照射し、シール材704を硬化させる必要がある。しかし配線708、配線710a及び配線710bとして、幅の広い配線を用いると、配線の陰になったシール材704の部分は、十分に紫外線が照射されずシール材704が十分に硬化しない可能性がある。

【0070】そこで、配線708、配線710a及び配線710bとして、1本の幅の広い配線を用いる代わりに、図3に示した様に、複数の配線を並列に接続したものをを用いる。

【0071】具体的には、複数の配線の幅Lが $100\mu\text{m} \sim 200\mu\text{m}$ の値をとり、複数の配線の間隔Sが $50\mu\text{m} \sim 150\mu\text{m}$ の値をとり、複数の配線の幅Lと複数の配線の間隔Sとの比 $L/S$ が、 $0.7 \sim 1.5$ になるような形状の配線を用いる。このような形状の配線の場合、その配線を介して照射された紫外線は、配線上部のシール材を十分に露光し、シール材を十分に硬化することができる。

【0072】更に好ましくは、複数の配線の幅Lが $150\mu\text{m}$ 以下の値を取り、複数の配線の間隔Sが、 $100\mu\text{m}$ 以上の値をとり、 $L/S$ が、 $1.5$ 以下の値となるような形状の配線の場合、その配線上部のシール材を十分に硬化することができる。

【0073】この様に、封止領域に配線を形成することができる。これにより、画素部以外の領域の面積を少なくすることができ、表示装置を小型化することができる。

【0074】(実施例2) 本実施例では、アクティブマトリクス型EL表示装置の画素部の電源供給線に電流を供給する電源線の配線例について説明する。

【0075】ここで、再び図1(A)を参照する。EL素子721を駆動する電流は、配線710a及び配線710bの電源線を通して、画素部711の電源供給線に入力される。画素部711の電源供給線は、710a及び710bの電源線により、2箇所から電流が供給されている。

【0076】一方、図4に示した従来のEL表示装置では、画素部402の電源供給線は、412aの電源線より、1箇所から電流が供給されている。本発明のアクティブマトリクス型EL表示装置において、画素部の2箇所から画素部に電流を供給している理由を説明する。

【0077】1つのFPC基板が接続された外部入力端子が一箇所であり、画素部の一方から、電流が供給される場合と、外部入力端子が二箇所に分割してあり、それぞれにFPC基板(第1のFPC基板及び第2のFPC基板)が接続され、画素部の2方向から電源供給線に電流が供給される場合の、電源線の配線例を図5に模式的に示す。電源線として、EL素子の陽極に接続する陽極

50

(8)

13

線と、陰極に接続する陰極線を示す。図5 (A) は、外部入力端子707が一箇所にある。一方、図5 (B) では外部入力端子707を二箇所（基板の一端及び前記基板の一端とは異なる基板の一端近傍）に分割し、それぞれから、陽極線及び陽極線を画素部に配線している。

【0078】図5 (A) では、陽極線及び陰極線の入力口から離れた側の電源供給線では、R1の長さの分だけ配線抵抗が増加し、それによる電位降下のため、電源供給線よりEL素子に印加される電圧が低下し、画質の低下を招く。

【0079】一方、図5 (B) では、一方の陽極線及び陰極線の入力口1から離れた側に、もう一方の入力口2を設け、入力口1及び入力口2の両方から電源供給線に電流を供給する。これにより、配線抵抗による電圧の低下に由来する、画質の低下を軽減することができる。

【0080】なお、図5 (B) の様に外部入力端子を2箇所に設ける際、この2つの外部入力端子間の距離を、画素部の形成された基板の長辺の長さの1/2以上離すことで、配線抵抗による電圧の低下に由来する画質の低下を軽減する効果が高まる。

【0081】なお、配線抵抗がそれ程問題とならない場合は、外部入力端子を1箇所に形成してもよい。

【0082】なお、本実施例は、発明の実施の形態や実施例1と組み合わせることで実行することが可能である。

【0083】（実施例3）本実施例では、封止領域部分に配線を形成する手法を用いた液晶表示装置について説明する。

【0084】液晶表示装置の駆動方法としては、アクティブマトリクス型が挙げられる。

【0085】まず、図10にアクティブマトリクス型液晶表示装置の画素部の構成を示す。アクティブマトリクス型液晶表示装置では、各画素がそれぞれTFTを有している。ゲート信号線駆動回路からの選択信号が入力されるゲート信号線（G1～Gy）は、各画素が有する画素TFT1002のゲート電極に接続されている。また、各画素の有する画素TFT1002のソース領域とドレイン領域は、一方がソース信号線駆動回路から信号が入力されるソース信号線（S1～Sx）に、他方が、保持容量1001の一方の電極と、液晶1003を挟む2つの電極の一方と接続されている。

【0086】ゲート信号線G1に信号が入力されるとゲート信号線G1に接続されたすべての画素TFT1002のゲート電極に信号が入力され、画素TFT1002は、オンになる。画素TFT1002がオンになった画素に、ソース信号線（S1～Sx）から信号が入力されると、保持容量1001に電荷が保持され、この保持された電荷により液晶1003を挟んだ電極間に電圧が印加される。この印加電圧により、液晶分子の配向を制御し、透過光量を制御する。すべてのゲート信号線（G1～Gy）に関してこの動作を繰り返し、画像の表示を行

14

う。

【0087】次に、アクティブマトリクス型液晶表示装置の液晶の封止について説明する。

【0088】液晶表示装置では、液晶を挟んだ2つの電極間に電圧を印加することによって、液晶の配向を制御し、表示を行う。ここで、電極間に液晶を挟んだ状態を保持する為、それぞれに電極が形成された2つの絶縁基板を、それぞれの電極が向かい合う向きにシール材で接着し、その間に液晶を封入する必要がある。

10 【0089】図6に、液晶表示装置の2つの基板を貼り合わせて、その間に液晶を封入したところの模式図を示す。

【0090】図6 (A) は、液晶表示装置の上面図である。シール材301としては、エポキシ系樹脂等が用いられる。配向膜（図示せず）を形成し、ラビング処理を施された基板31において、画素部302及びゲート信号線駆動回路303、ソース信号線駆動回路304を囲むようにシール材301を形成する。この際、後に液晶を注入する為の注入口として開口部（図示せず）をシール材301の一部に形成しておく。次にスペーサー（図示せず）を散布し、もう一方の基板32と貼り合わせる。

【0091】スペーサーの径によって、基板31と基板32との距離が定まったら、基板31もしくは基板32を介して、シール材301部分に紫外線を照射したり、熱を加えるなどして、シール材301を硬化させ、基板31と基板32とを密着させる。

【0092】なお、熱を加えることによって、シール材301を硬化させ、基板31と基板32とを貼り合わせる手法では、加圧しながら熱処理する必要がある、基板31と基板32の熱膨張により、張り合わせの位置がずれる問題が深刻である。また、熱硬化には時間がかかるという問題もある。その為、熱硬化ではなく、紫外線照射により、シール材を硬化させる工程が多く使用される。

【0093】その後、液晶注入口より液晶33を注入し、封止材（図示せず）により液晶注入口をふさいで液晶33が外部に流れ出てこないようにする。なお、この封止材としては、熱硬化の材料ではなく、紫外線により硬化する材料を用いる。これは、液晶33を注入した後に熱を加えた場合、液晶33が劣化するのを防ぐためである。

【0094】シール材301や封止材には、イオンを含む湿気などの液晶を汚染する物質を、通過させないようにする働きもある。

【0095】次に、ソース信号線駆動回路及びゲート信号線駆動回路のそれぞれに入力される信号を伝達する配線について説明する。

【0096】外部からのビデオ信号などが、ゲート信号線駆動回路303及びソース信号線駆動回路304に入

50

(9)

15

力され、画素部302に入力される信号が構成される。ここで、外部からゲート信号線駆動回路303及びソース信号線駆動回路304に入力される信号は、画素基板31上の外部入力端子309に貼り付けられた、FPC基板310より入力される。FPC基板310は、外部入力端子309において、異方性導電性膜（図示せず）によって画素基板上に形成された配線312と接続される。この配線312（312a、312b）は、シール材301の間を通過してゲート信号線駆動回路303及びソース信号線駆動回路304に接続されている。

【0097】配線312aは、外部入力端子309において、FPC基板310からの信号を受け取り、ゲート信号線駆動回路303に伝達する配線である。配線312bは、外部入力端子309において、FPC基板310からの信号を受け取り、ソース信号線駆動回路304に伝達する配線である。ここで、配線312a及び配線312bは、画素基板31上のシール材301に覆われた部分（封止領域）に形成されている。

【0098】図6（B）に図6（A）のB～B'の断面図を示す。なお、図6（A）と同じ部分は、同じ符号で表す。

【0099】ここでは、説明を簡単にするため、ゲート信号線駆動回路303を構成するTFT114及び画素部302を構成する画素TFT314のみを示す。画素部及び駆動回路を構成するTFTが形成された基板31を画素基板と呼ぶことにする。また、画素基板上に取り付けられた電極307を画素電極と呼ぶ。もう一方の基板32は、対向基板と呼ぶことにする。また、対向基板側に取り付けられた電極308を対向電極と呼ぶ。この画素電極307や対向電極308に印加される電圧を制御して画像の表示を行う。

【0100】ここで、306はTFT114及びTFT画素314のゲート絶縁膜である。また、315は層間絶縁膜、112は遮光層である。なお、ここでは配向膜は図示していない。

【0101】画素TFT314のソース領域もしくはドレイン領域のどちらか一方が、画素電極307と接続し、画素電極307に印加される電圧を制御している。なお、ここでは、層間絶縁膜315は無機物質によって形成されているものとする。

【0102】ここで、TFT114や画素TFT314のソース配線及びドレイン配線を構成する物質と同様の物質を用い、配線312が形成されている。

【0103】また、シール材301として紫外線により硬化する材料を用いたとする。対向基板32側から紫外線照射しても、遮光層112があるためシール材301を硬化させることができない。そこで、画素基板31側から、配線312aを介して紫外線照射し、シール材301を硬化させる必要がある。しかし、配線312aとして幅の広い配線を用いると、配線の陰になったシール

16

材704の部分は、十分に紫外線が照射されずシール材704が十分に硬化しない可能性がある。

【0104】そこで、配線312aとして、1本の幅の広い配線を用いる代わりに、図3に示した様に、複数の配線を並列に接続したものを用いる。

【0105】具体的には、複数の配線の幅Lが $100\mu\text{m} \sim 200\mu\text{m}$ の値をとり、複数の配線の間隔Sが $50\mu\text{m} \sim 150\mu\text{m}$ の値をとり、複数の配線の幅Lと複数の配線の間隔Sとの比 $L/S$ が、 $0.7 \sim 1.5$ になるような形状の配線を用いる。このような形状の配線の場合、その配線を介して照射された紫外線は、配線上部のシール材を十分に露光し、シール材を十分に硬化することができる。

【0106】更に好ましくは、複数の配線の幅Lが $150\mu\text{m}$ 以下の値を取り、複数の配線の間隔Sが、 $100\mu\text{m}$ 以上の値をとり、 $L/S$ が、 $1.5$ 以下の値となるような形状の配線の場合、その配線上部のシール材を十分に硬化することができる。

【0107】なお、遮光層112が画素基板31側に取り付けられている場合には、シール材301を硬化させるために対向基板32側から紫外線を照射する必要がある。この時は、配線312aは、照射される紫外線を遮ることは無いので、幅の広い形状のものを用いても問題ない。

【0108】この様に、封止領域に配線を形成することができる。これにより、画素部以外の領域の面積を少なくすることができ、表示装置を小型化することができる。

【0109】（実施例4）本実施例では、実施例3に述べた構造とは異なる構造の表示装置について、図7を用いて説明する。なお、図7において、図6と同じ部分は同じ符号を用いて表す。

【0110】図7（A）は、本発明の液晶表示装置の上面図である。画素基板31上に画素部302及びゲート信号線駆動回路303、ソース信号線駆動回路304が形成されている。この周りを囲んでシール材301が形成され、対向基板32が貼り付けられ、間に液晶33が封入されている。FPC基板310は、外部入力端子309によって画素基板31上に接続されている。配線312aは、外部入力端子309において、FPC基板310からの信号を受け取り、ゲート信号線駆動回路303に伝達する配線である。配線312bは、外部入力端子309において、FPC基板310からの信号を受け取り、ソース信号線駆動回路304に伝達する配線である。ここで、配線312a及び配線312bは、封止領域に形成されている。

【0111】図7（B）は、図7（A）のB～B'の部分を示した断面図である。ここで、図7（A）と同じ符号は同じ部分を表す。

【0112】ここでは説明を簡単にするため、ゲート信

(10)

17

号線駆動回路303を構成する素子としてTF T 1 1 4のみを示す。また、画素部302を構成する素子として画素TF T 3 1 4のみを示す。画素TF T 3 1 4のソース領域もしくはドレイン領域のどちらか一方が、画素電極307と接続し、画素電極307に印加される電圧を制御している。

【0113】TF T 1 1 4や画素TF T 3 1 4のソース配線及びドレイン配線を構成する物質と同様の物質を用い、配線312が形成されている。なお、ここでは、層間絶縁膜315は有機物質によって形成されているものとする。

【0114】層間絶縁膜315として、有機物質が使用されているため、この有機物質上に直接、配線312を形成すると密着性が悪い。また、有機物質から配線312を構成する材料に不純物が導入されて配線312が劣化するなどの問題がある。そこで、有機物質で形成された層間絶縁膜315を除いて配線312を形成する必要がある。

【0115】なお、配線312aを形成する部分の層間絶縁膜315を取り除く工程は、TF T 1 1 4や画素TF T 3 1 4のソース配線及びドレイン配線を形成する際、それらのソース領域及びドレイン領域に達するコンタクトホールを形成する時に同時に行うことができる。

【0116】また、シール材301として紫外線により硬化する材料を用いたとする。対向基板32側から紫外線照射しても、遮光層112があるためシール材301を硬化させることができない。そこで、画素基板31側から、配線312aを介して紫外線照射し、シール材301を硬化させる必要がある。しかし、配線312aとして幅の広い配線を用いると、配線の陰になったシール材704の部分は、十分に紫外線が照射されずシール材704が十分に硬化しない可能性がある。

【0117】そこで配線312aとして、1本の幅の広い配線を用いる代わりに、図3に示した様に、複数の配線を並列に接続したものをを用いる。

【0118】具体的には、複数の配線の幅Lが $100\mu\text{m} \sim 200\mu\text{m}$ の値をとり、複数の配線の間隔Sが $50\mu\text{m} \sim 150\mu\text{m}$ の値をとり、複数の配線の幅Lと複数の配線の間隔Sとの比 $L/S$ が、 $0.7 \sim 1.5$ になるような形状の配線を用いる。このような形状の配線の場合、その配線を介して照射された紫外線は、配線上部のシール材を十分に露光し、シール材を十分に硬化することができる。

【0119】更に好ましくは、複数の配線の幅Lが $150\mu\text{m}$ 以下の値をとり、複数の配線の間隔Sが、 $100\mu\text{m}$ 以上の値をとり、 $L/S$ が、 $1.5$ 以下の値となるような形状の配線の場合、その配線上部のシール材を十分に硬化することができる。

【0120】なお、遮光層112が画素基板31側に取

18

るために対向基板32側から紫外線を照射する事となる。この時は、配線312aは、照射される紫外線を遮ることは無いので、幅の広い形状のものをを用いても問題ない。

【0121】この様に、封止領域に配線を形成することができる。これにより、画素部以外の領域の面積を少なくすることができ、表示装置を小型化することができる。

【0122】（実施例5）本実施例では、本発明を用いて形成された表示装置を表示媒体として組み込んだ電子機器について説明する。

【0123】その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、ゲーム機、カーナビゲーション、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図8に示す。

【0124】図8（A）はパーソナルコンピュータであり、本体2001、筐体2002、表示部2003、キーボード2004等を含む。本発明の表示装置はパーソナルコンピュータの表示部2003に用いることができる。

【0125】図8（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。本発明の表示装置はビデオカメラの表示部2102に用いることができる。

【0126】図8（C）は頭部取り付け型の表示装置の一部（右片側）であり、本体2301、信号ケーブル2302、頭部固定バンド2303、表示モニタ2304、光学系2305、表示部2306等を含む。本発明の表示装置は頭部取り付け型の表示装置の表示部2306に用いることができる。

【0127】図8（D）は記録媒体を備えた画像再生装置（具体的にはDVD再生装置）であり、本体2401、記録媒体（CD、LDまたはDVD等）2402、操作スイッチ2403、表示部（a）2404、表示部（b）2405等を含む。表示部（a）は主として画像情報を表示し、表示部（b）は主として文字情報を表示するが、本発明の表示装置は記録媒体を備えた画像再生装置の表示部（a）2404、表示部（b）2405に用いることができる。なお、記録媒体を備えた画像再生装置としては、CD再生装置、ゲーム機器などに本発明を用いることができる。

【0128】図8（E）は携帯型（モバイル）コンピュータであり、本体2501、カメラ部2502、受像部2503、操作スイッチ2504、表示部2505等を含む。本発明の表示装置2505は携帯型（モバイル）コンピュータの表示部2505に用いることができる。

【0129】以上の様に、本発明の適用範囲は極めて広

(11)

19

く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例1～4のどのような組み合わせからなる構成を用いても実現することができる。

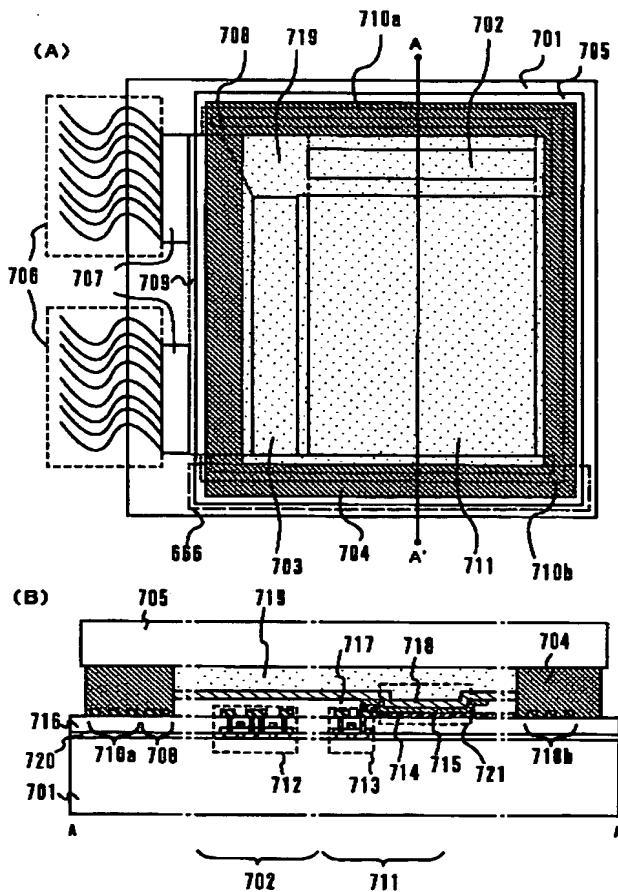
【0130】

【発明の効果】EL表示装置や液晶表示装置などの表示装置において、駆動回路周辺の配線が占める部分や、シール材が形成された部分等、画像を表示しない部分の占める面積が大きく、表示装置の小型化において問題となっていた。

【0131】しかし、本発明は、上記構成によって、駆動回路周辺の配線をシール材の部分にも形成することができる。これにより、小型の表示装置を提供することができる。

【図面の簡単な説明】

【図1】



20

【図1】 本発明のEL表示装置の上面図及び断面図。

【図2】 本発明のEL表示装置の上面図及び断面図。

【図3】 本発明の表示装置の配線の形状を示す図。

【図4】 従来のEL表示装置の上面図及び断面図。

【図5】 本発明の表示装置の電源線の配線を示す図。

【図6】 本発明の液晶表示装置の上面図及び断面図。

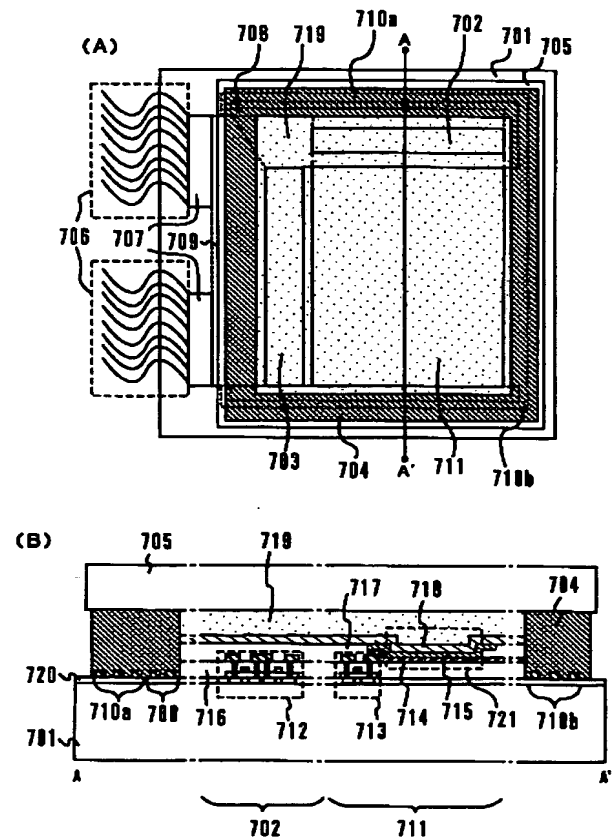
【図7】 本発明の液晶表示装置の上面図及び断面図。

【図8】 本発明の表示装置を用いた電子機器の図。

【図9】 EL表示装置の画素部の構成を示す図。

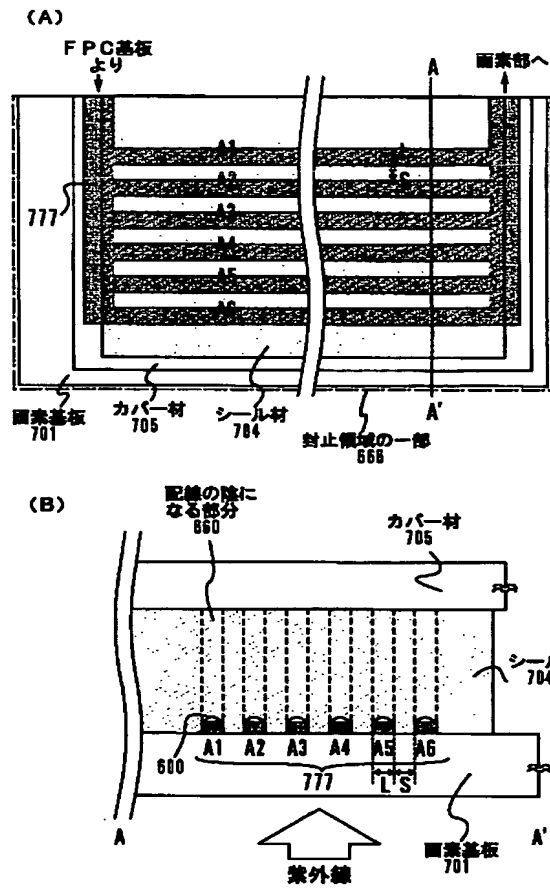
【図10】 液晶表示装置の画素部の構成を示す図。

【図2】

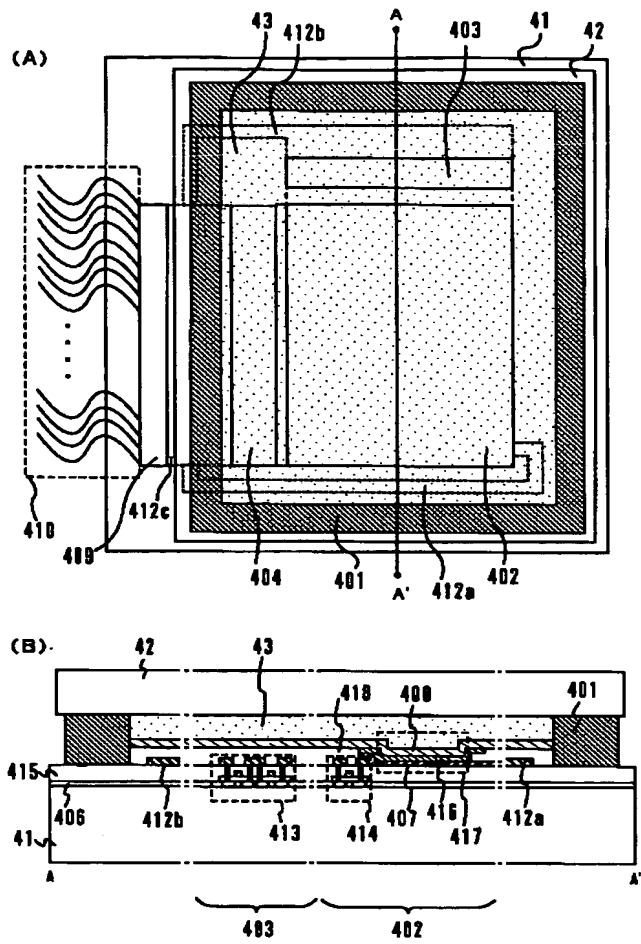


(12)

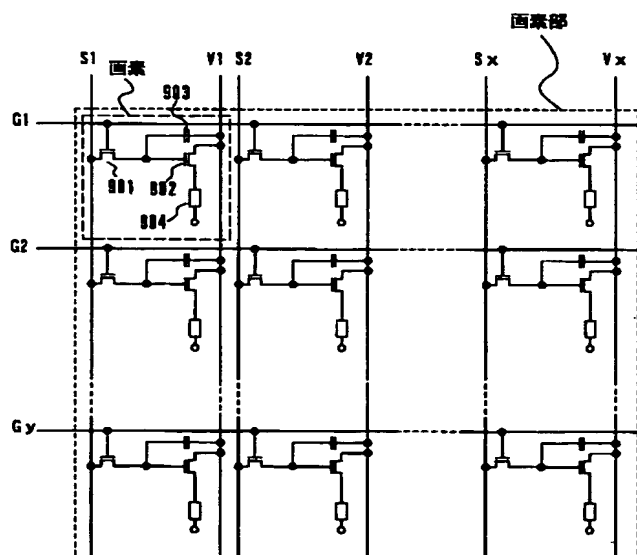
【図3】



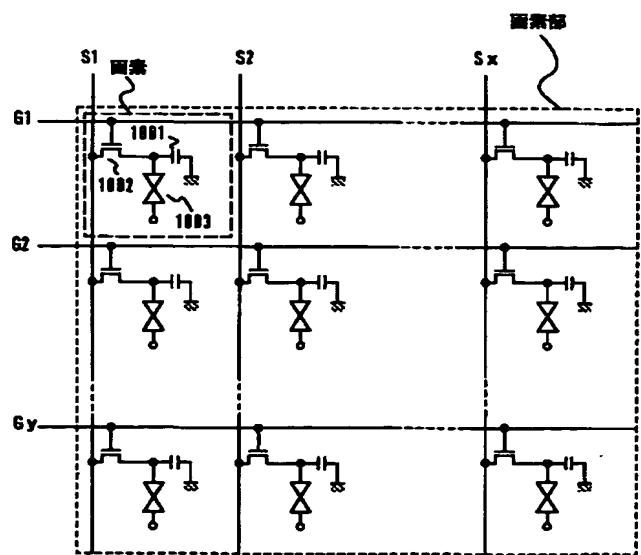
【図4】



【図9】

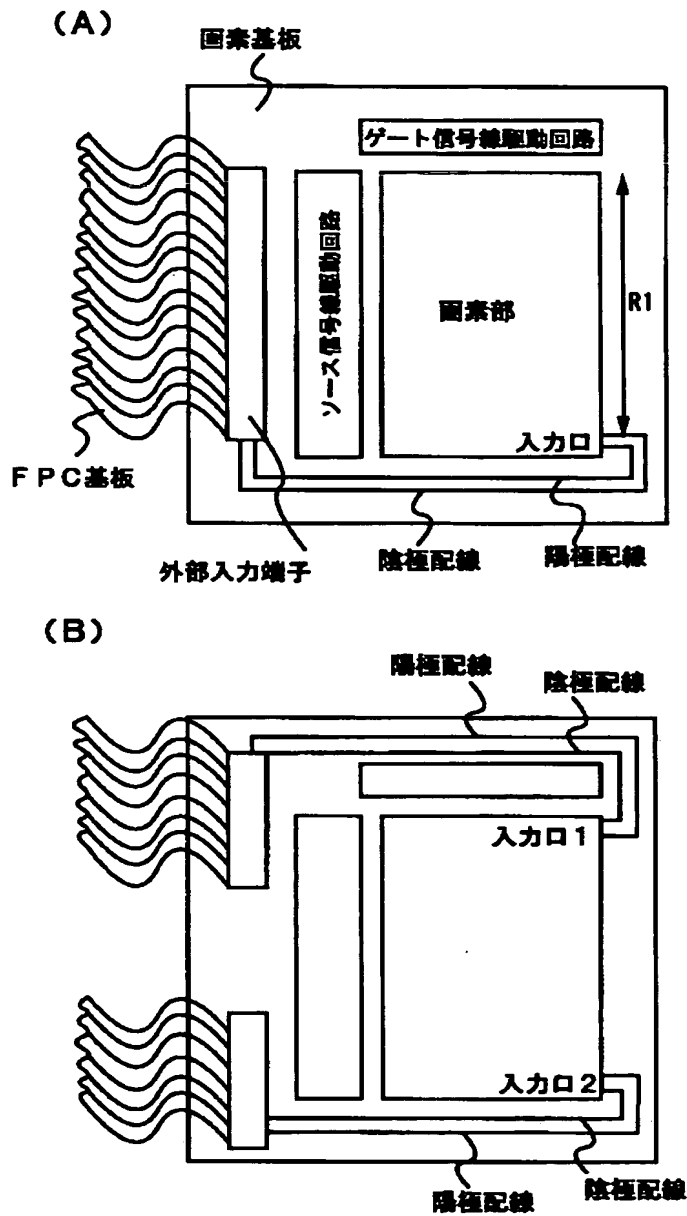


【図10】

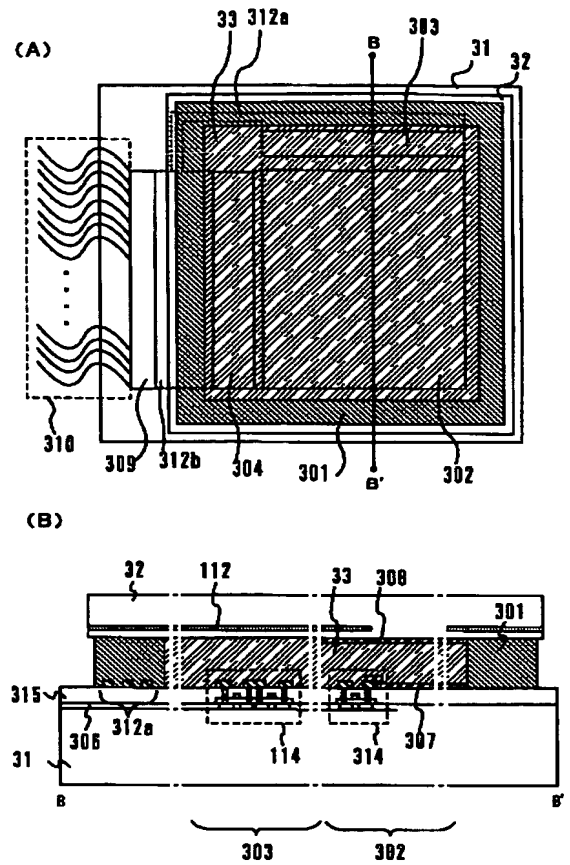


(13)

【図5】

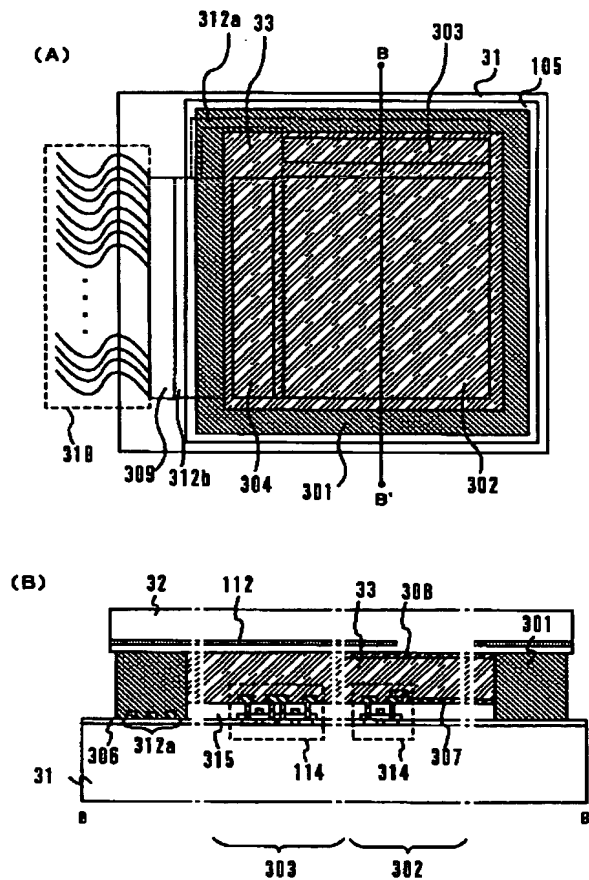


【図6】

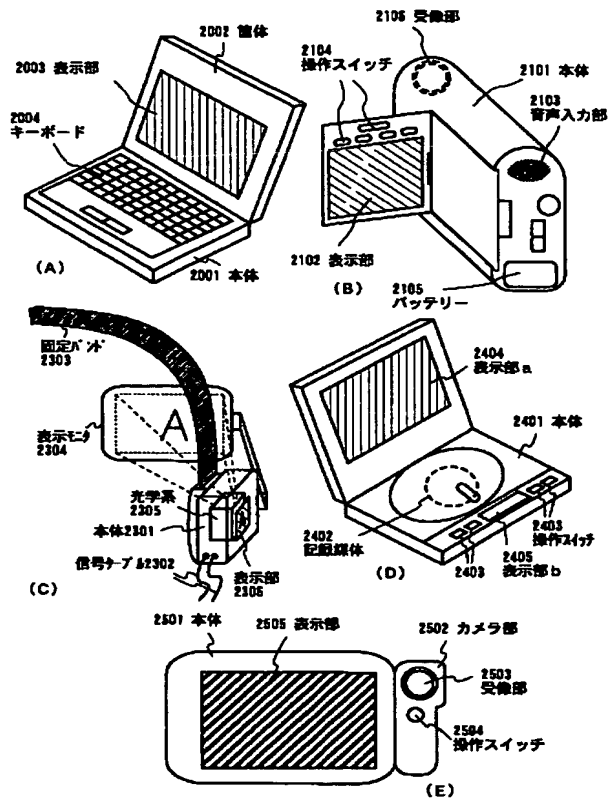


(14)

【図7】



【図8】



フロントページの続き

(51) Int. Cl. 7

G 0 9 F 9/00

識別記号

3 4 3

3 4 8

9/30

3 3 0

3 6 5

9/35

H 0 5 B 33/14

33/26

F I

G 0 9 F 9/00

テマコード (参考)

3 4 3 Z 5 G 4 3 5

3 4 8 C

3 4 8 L

9/30

3 3 0 Z

3 6 5 Z

9/35

H 0 5 B 33/14

A

33/26

Z

(72) 発明者 犬飼 和隆

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(15)

Fターム(参考) 2H088 EA10 HA06 HA08 HA14 MA20  
2H089 LA41 NA24 QA11 TA07 TA09  
TA13  
2H092 GA29 GA40 GA50 JA24 JA34  
JA41 JA46 KA10 KB25 MA27  
NA25 PA03 PA09  
3K007 AB00 AB18 BA06 BB01 BB07  
CA01 CB01 CC04 CC05 DA01  
DB03 EB00 FA02  
5C094 AA04 AA15 AA43 AA48 AA53  
BA03 BA27 BA43 CA19 DA07  
DA09 DA12 DA13 DB01 DB02  
EA10 EB02 FA01 FB01 FB02  
FB12 FB15 GB10 HA10 JA01  
JA08  
5G435 AA17 AA18 BB05 BB12 CC09  
EE12 EE47 HH12 HH14 HH20  
KK05 LL07 LL14